

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

JC490 U.S. PTO  
09/376308  
08/18/99

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 1998年10月22日

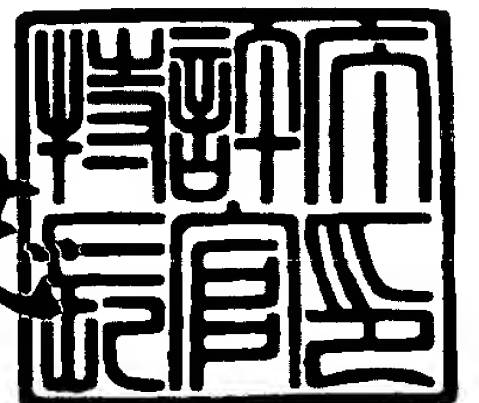
出願番号  
Application Number: 平成10年特許願第301498号

出願人  
Applicant(s): 富士通株式会社

1999年 3月26日

特許庁長官  
Commissioner,  
Patent Office

伴佐山 建志



出証番号 出証特平11-3017634

【書類名】 特許願

【整理番号】 9850236

【提出日】 平成10年10月22日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 19/00

【発明の名称】 プロトコル制御用集積回路

【請求項の数】 24

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 山本 浩憲

---

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 橋本 繁

---

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 柳 良一

---

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 川▲崎▼ 雄介

---

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100092978

【弁理士】



特平 10-301498

【氏名又は名称】 真田 有

【電話番号】 0422-21-4222

【手数料の表示】

【予納台帳番号】 007696

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704824

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プロトコル制御用集積回路

【特許請求の範囲】

【請求項 1】 通貨の電子的象徴として定義される電子マネーに対応可能に構成される装置に組み込まれるプロトコル制御用集積回路であって、

複数の異なる方式の電子マネー用プロトコルに対応して作成された制御プログラムを格納した記憶部と、

該記憶部に格納された該制御プログラムを実行することにより、該複数の異なる方式の電子マネーの取扱を制御する処理部と、

外部処理部もしくは外部記憶部の少なくとも一方を含む外部回路に接続され、該外部回路と該処理部との間のインタフェース機能を果たすインタフェース回路とを一つのチップ上に集積して構成されたことを特徴とする、プロトコル制御用集積回路。

【請求項 2】 電子マネーの処理に関連する制御機能を果たす周辺制御回路を、該チップ上に、さらに集積して構成されたことを特徴とする、請求項 1 記載のプロトコル制御用集積回路。

【請求項 3】 該周辺制御回路として、該処理部および該制御プログラムにより制御され、電子マネーを格納した可搬型媒体に対する制御を行なう媒体制御回路が含まれていることを特徴とする、請求項 2 記載のプロトコル制御用集積回路。

【請求項 4】 該周辺制御回路として、該処理部および該制御プログラムにより制御され、外部装置との通信を制御する通信制御回路が含まれていることを特徴とする、請求項 2 記載のプロトコル制御用集積回路。

【請求項 5】 該周辺制御回路として、該処理部および該制御プログラムにより制御され、外部の表示装置を制御する表示制御回路が含まれていることを特徴とする、請求項 2 記載のプロトコル制御用集積回路。

【請求項 6】 該周辺制御回路として、該処理部および該制御プログラムにより制御され、外部の入力装置からの信号の入力処理を行なう入力制御回路が含まれていることを特徴とする、請求項 2 記載のプロトコル制御用集積回路。

【請求項 7】 該記憶部と該集積回路の外部接続端子との間が論理的に遮断されるとともに、該制御プログラムが該集積回路の製造時点で該記憶部に格納されることを特徴とする、請求項 1 記載のプロトコル制御用集積回路。

【請求項 8】 該インタフェース回路を介しプログラム格納用外部記憶部が該外部回路として接続されているか否かを判別する識別手段を内蔵し、

該識別手段により該プログラム格納用外部記憶部が接続されていると判別された場合には、該処理部が該プログラム格納用外部記憶部に格納されているプログラムを実行することを特徴とする、請求項 1 記載のプロトコル制御用集積回路。

【請求項 9】 該識別手段が、該プログラム格納用外部記憶部との接続用に予め割り当てられた 1 以上の論理アドレスを読み取り、その読取結果として得られた値と所定値とを比較することにより、該プログラム格納用外部記憶部の接続／非接続を判別することを特徴とする、請求項 8 記載のプロトコル制御用集積回路。

【請求項 10】 該制御プログラムが、  
該インタフェース回路に接続された該外部回路もしくは該周辺制御回路をデバイスとして制御する 1 以上のデバイス制御プログラムと、  
該複数の異なる方式の電子マネーのそれぞれに対応して、該デバイス制御プログラムを制御する複数のプロトコル制御プログラムと、  
該デバイス制御プログラムおよび該プロトコル制御プログラムを制御するアプリケーションプログラムとから構成されていることを特徴とする、請求項 2 記載のプロトコル制御用集積回路。

【請求項 11】 該アプリケーションプログラムが、  
該複数の異なる方式の電子マネーの中の一つを指定する電子マネー種別フィールドと該複数の異なる方式の電子マネーに共通の取引種別を指定する取引種別フィールドとを含む制御電文を受けると、  
該電子マネー種別フィールドで指定された電子マネーに対応する該プロトコル制御プログラムにより、該取引種別フィールドで指定された取引を行なわせることを特徴とする、請求項 10 記載のプロトコル制御用集積回路。

【請求項 12】 該アプリケーションプログラムが、

該デバイス制御プログラムを指定するデバイス種別フィールドと該デバイス制御プログラムへの制御命令を記述する命令フィールドとを含む該制御電文を受けると、

該デバイス種別フィールドで指定された該デバイス制御プログラムに、該命令フィールドに記述された命令を通知して該命令を実行させ、

該命令に対する該デバイス制御プログラムからの応答を応答電文として該命令の発行元へ送信することを特徴とする、請求項 11 記載のプロトコル制御用集積回路。

【請求項 13】 該制御電文において該電子マネー種別フィールドと該デバイス種別フィールドとを同一のフィールドで共用し、該フィールドを該電子マネー種別フィールドとして用いる際の指定データと該フィールドを該デバイス種別フィールドとして用いる際の指定データとを互いに排他的値とすることを特徴とする、請求項 12 記載のプロトコル制御用集積回路。

【請求項 14】 該制御電文において該取引種別フィールドと該命令フィールドとを同一のフィールドで共用することを特徴とする、請求項 13 記載のプロトコル制御用集積回路。

【請求項 15】 該制御プログラムが、該デバイス制御プログラム、該プロトコル制御プログラムおよび該アプリケーションプログラムをモジュールとして有するとともに、これらのモジュールの相互間を接続しうるインタフェース機能を提供する経路制御プログラムを有して構成され、

該モジュールのそれぞれに固有のモジュール識別子が付与され、

該経路制御プログラムは、接続要求元モジュールのモジュール識別子と接続相手先モジュールのモジュール識別子とをパラメータとして用いて該モジュールの相互間を接続することを特徴とする、請求項 10 記載のプロトコル制御用集積回路。

【請求項 16】 該周辺制御回路として、外部装置との通信を制御する通信制御回路が含まれ、

該制御プログラムが、該デバイス制御プログラム、該プロトコル制御プログラムおよび該アプリケーションプログラムをモジュールとして有するとともに、こ

これらのモジュールの相互間を接続しうるインタフェース機能を提供する経路制御プログラムと、該通信制御回路を制御する通信制御プログラムとを有して構成され、

該経路制御プログラムは、接続相手先モジュールが該外部装置に属する場合、該通信制御プログラムにより制御される該通信制御回路を介して、該集積回路における接続要求元モジュールと該外部装置における該接続相手先モジュールとを接続することを特徴とする、請求項 10 記載のプロトコル制御用集積回路。

【請求項 17】 該集積回路に属する該モジュールのそれぞれと該外部装置に属するモジュールのそれぞれとに固有のモジュール識別子が付与されるとともに、該集積回路および該外部装置のそれぞれに固有の経路識別子が付与され、

該経路制御プログラムが、該接続要求元モジュールのモジュール識別子と該接続相手先モジュールのモジュール識別子と該経路識別子とをパラメータとして用いて該モジュールの相互間を接続することを特徴とする、請求項 16 記載のプロトコル制御用集積回路。

【請求項 18】 該モジュール識別子とそのモジュール識別子を付与されたモジュールの属する該集積回路もしくは該外部装置を示す経路識別子との対応関係を保持するテーブルをそなえ、

該経路制御プログラムは、

該接続相手先モジュールのモジュール識別子で該テーブルを検索し、該接続相手先モジュールのモジュール識別子に対応する経路識別子を得て、

その経路識別子が該集積回路の経路識別子と一致する場合には該集積回路内において該接続要求元モジュールと該接続相手先モジュールとを接続する一方、

その経路識別子が該集積回路の経路識別子と一致しない場合には、該接続相手先モジュールが該外部装置に属するものと判断し、該通信制御回路を介して、該集積回路における接続要求元モジュールと該外部装置における該接続相手先モジュールとを接続することを特徴とする、請求項 17 記載のプロトコル制御用集積回路。

【請求項 19】 該テーブルに保持される前記対応関係が、該通信制御回路で受信された電文により設定／変更可能に構成されていることを特徴とする、請



求項 18 記載のプロトコル制御用集積回路。

【請求項 20】 該テーブルが、該インタフェース回路を介して接続された該外部回路としての該外部記憶部に格納されていることを特徴とする、請求項 18 記載のプロトコル制御用集積回路。

【請求項 21】 該外部装置が、該集積回路と同一の機能を有する処理装置であることを特徴とする、請求項 16～請求項 20 のいずれか 1 項に記載のプロトコル制御用集積回路。

【請求項 22】 該外部装置が、該集積回路と同一の構成を有する他の集積回路であることを特徴とする、請求項 16～請求項 20 のいずれか 1 項に記載のプロトコル制御用集積回路。

【請求項 23】 該外部装置が、該集積回路の該経路制御プログラムに対して該集積回路に属するモジュールとの接続要求を発行しうるアプリケーションプログラムを有する処理装置であり、

該経路制御プログラムは、該通信制御プログラムにより制御される該通信制御回路を介して該処理装置から前記接続要求を受けた場合、該集積回路における該当モジュールと該処理装置とを接続することを特徴とする、請求項 16～請求項 20 のいずれか 1 項に記載のプロトコル制御用集積回路。

【請求項 24】 可搬型媒体と通信してデータのやり取りを行なう装置に組み込まれるプロトコル制御用集積回路であって、

複数の異なる方式のデータ通信用プロトコルに対応して作成された制御プログラムを格納した記憶部と、

該記憶部に格納された該制御プログラムを実行することにより、該複数の異なる方式のデータ通信を制御する処理部と、

外部処理部もしくは外部記憶部の少なくとも一方を含む外部回路に接続され、該外部回路と該処理部との間のインタフェース機能を果たすインタフェース回路とを一つのチップ上に集積して構成されたことを特徴とする、プロトコル制御用集積回路。

【発明の詳細な説明】

【0001】



(目次)

発明の属する技術分野

従来技術

発明が解決しようとする課題

課題を解決するための手段 (図 1 ～ 図 10)

発明の実施の形態

〔1〕 本実施形態のプロトコル制御用集積回路 (プロトコルコントローラ) の説明 (図 11 ～ 図 22)

〔2〕 本実施形態のプロトコルコントローラにおけるデバイス接続状態認識手法の説明 (図 23 ～ 図 28)

〔3〕 本実施形態におけるプロトコルコントローラと IC カードとの間のデータ転送制御手法の説明 (図 29 ～ 図 36)

〔4〕 その他

発明の効果

【0002】

【発明の属する技術分野】

本発明は、可搬型媒体と通信してデータのやり取りを行なう装置に組み込まれるプロトコル制御用集積回路に関し、特に、電子マネーやクレジット取引に対応可能に構成された各種取引装置、例えば、ATM (Automatic Teller Machine), ECR (Electric Cash Register), 電子マネーロード端末, 電子財布, POS (Point Of Sales: 販売時点情報管理) システムを成す POS 端末 / 携帯 POS 端末 (ハンディ POS) / POS サーバなどにおいて用いられるものであって、上述のような各種取引装置と電子マネーを格納した可搬型媒体 [例えば IC (Integrated Circuit) カード] との間のインタフェースデバイスとして機能する、プロトコル制御用集積回路に関する。

【0003】

近年、決済の安全性、利便性等の面で、紙幣、貨幣等の通貨に代わる決済手段として、電子的なデジタルデータを現金として利用する、いわゆる電子マネーが注目されており、発行形態、流通形態や決済形態の異なる様々な方式の電子マネー

ーが実用化されている。方式が異なると、電子マネーを取り扱うためのプロトコルも異なる。

【0004】

このため、電子マネーを取り扱う装置においては、プロトコルの異なる複数種類の電子マネーを容易に処理できるようにするための共通コンポーネント（共通素材）の提供が望まれている。

【0005】

【従来の技術】

近年、通貨の電子的象徴として定義される電子マネーを取り扱う取引装置としては、前述のごとく、ATM、ECR、電子マネーロード端末、電子財布、POS端末、ハンディPOS、POSサーバなど、様々なものが開発されている。

これらの装置においては、装置毎に必要とされるCPU性能、表示性能等の仕様が異なるため、装置毎に最適の仕様のCPU、メモリ、表示制御回路、入力制御回路、ICカード制御回路等を設計し、それらを制御するためのプログラムを作成している。

【0006】

また、前述した通り、電子マネーの方式も様々なものが実用化されているが、方式によって電子マネーを取り扱うためのプロトコルも異なる。従って、電子マネーの方式が異なれば、その電子マネーを取り扱う装置における制御プログラムも異なってくる。

電子マネーを取り扱う装置を製造する際には、多くの場合、その装置の設計段階において、装置毎かつ電子マネーの方式毎に、その電子マネーの仕様元等による認定を受ける必要がある。また、この認定を受けるためには、方式毎に規定されているプロトコルに基づいて制御プログラムが正しく作成されているか、エラーチェックに対する制御が正しく実行されるかなど、種々の検証（確認作業）を行ない、その検証結果を提出する必要がある。

【0007】

【発明が解決しようとする課題】

しかしながら、従来、以下のような課題や要望があった。

(1) 装置毎に制御プログラムを開発しなければならないので、制御プログラムを開発した段階で、信頼性を確保するために行なうテストの工数つまり設計・開発工数が膨大なものになる。また、一つの装置で、方式（プロトコル）の異なる複数種類の電子マネーを取り扱う場合、電子マネーの方式毎に制御プログラムを開発し、当然、プロトコル毎の制御プログラムについても、同様のテストを行わなければならない、テストの工数がさらに増大する。

【0008】

(2) 認定を受ける必要がある場合、その認定を受けるべく、電子マネーの方式によっては極めて膨大な量の検証結果を添付しなければならない、その検証結果を得るための確認作業に要する工数が膨大なものになる。また、一つの装置で、方式（プロトコル）の異なる複数種類の電子マネーを取り扱う場合、方式毎に認定を受けることになると、前述した確認作業に要する工数がさらに増大する。

【0009】

(3) 電子マネーの制御プログラムの制御ロジックや暗号鍵は、セキュリティ上、外部から見えないように保持することが望ましく、そのために装置全体またはCPUやメモリの周辺を樹脂で覆う等のセキュリティ対策が必要であるが、装置全体を覆うとなるとかなり大がかりになってしまうので、セキュリティを確保すべき対象部分をできるだけ小さくすることが望まれている。

【0010】

本発明は、このような課題に鑑み創案されたもので、プロトコルの異なる複数方式のデータ通信を行なうために必要なハードウェアや制御プログラム（ソフトウェア）を一つのチップ上に集積し、そのチップ（集積回路）を、各種装置で共通利用できるようにすることにより、各種装置の設計・開発工数の削減や、認定機関等による認定工数（認定を受けるための検証工数）の削減をはかるとともに、信頼性の向上および高いセキュリティ性能を実現した、プロトコル制御用集積回路を提供することを目的とする。

【0011】

【課題を解決するための手段】

図1～図10はいずれも本発明の原理ブロック図である。

図 1 に示す本発明のプロトコル制御用集積回路 10 は、通貨の電子的象徴として定義される電子マネーに対応可能に構成される装置に組み込まれるもので、少なくとも、処理部 1、記憶部 2 およびインタフェース回路 3 を一つのチップ 4 上に集積して構成されている（請求項 1）。

【0012】

ここで、記憶部 2 は、複数の異なる方式の電子マネー用プロトコルに対応して作成された制御プログラム 5 を格納したものであり、処理部 1 は、この記憶部 2 に格納された制御プログラム 5 を実行することにより、複数の異なる方式の電子マネーの取扱を制御するものである。また、インタフェース回路 3 は、外部処理部もしくは外部記憶部（図 2 の符号 11 参照）の少なくとも一方を含む外部回路に接続され、この外部回路と処理部 1 との間のインタフェース機能を果たすものである。

【0013】

このとき、電子マネーの処理に関連する制御機能を果たす周辺制御回路を、チップ 4 上にさらに集積して、集積回路 10 を構成してもよく（請求項 2）、図 1 に示す集積回路 10 では、周辺制御回路として、媒体制御回路 6（請求項 3）、通信制御回路 7（請求項 4）、表示制御回路 8（請求項 5）および入力制御回路 9（請求項 6）が含まれている。

【0014】

媒体制御回路 6 は、処理部 1 および制御プログラム 5 により制御され、電子マネーを格納した可搬型媒体に対する制御を行なうものであり、通信制御回路 7 は、処理部 1 および制御プログラム 5 により制御され、外部装置（図 8 の符号 14 参照）との通信を制御するものであり、表示制御回路 8 は、処理部 1 および制御プログラム 5 により制御され、外部の表示装置を制御するものであり、入力制御回路 9 は、処理部 1 および制御プログラム 5 により制御され、外部の入力装置からの信号の入力処理を行なうものである。

【0015】

なお、記憶部 2 と集積回路 10 の外部接続端子との間が論理的に遮断されるとともに、制御プログラム 5 は集積回路 10 の製造時点で記憶部 2 に格納される（

請求項 7)。

図 2 に示すように、本発明の集積回路 10 に、インタフェース回路 3 を介しプログラム格納用外部記憶部 11 が外部回路として接続されているか否かを判別する識別手段 12 を内蔵し、この識別手段 12 により外部記憶部 11 が接続されていると判別された場合には、処理部 1 が外部記憶部 11 に格納されているプログラム 11a を実行してもよい (請求項 8)。このとき、識別手段 12 は、プログラム格納用外部記憶部 11 との接続用に予め割り当てられた 1 以上の論理アドレスを読み取り、その読取結果として得られた値と所定値とを比較することにより、プログラム格納用外部記憶部 11 の接続／非接続を判別することができる (請求項 9)。

#### 【0016】

図 3 に示すように、記憶部 2 に格納される制御プログラム 5 を、インタフェース回路 3 に接続された外部回路もしくは周辺制御回路をデバイスとして制御する 1 以上のデバイス制御プログラム 501 と、複数の異なる方式の電子マネーのそれぞれに対応してデバイス制御プログラム 501 を制御する複数のプロトコル制御プログラム 502 と、これらのデバイス制御プログラム 501 およびプロトコル制御プログラム 502 を制御するアプリケーションプログラム 503 とから構成してもよい (請求項 10)。

#### 【0017】

このとき、アプリケーションプログラム 503 が、図 4 に示すような、複数の異なる方式の電子マネーの中の一つを指定する電子マネー種別フィールド 131 と複数の異なる方式の電子マネーに共通の取引種別を指定する取引種別フィールド 132 とを含む制御電文 13 を受けると、電子マネー種別フィールド 131 で指定された電子マネーに対応するプロトコル制御プログラム 502 により、取引種別フィールド 132 で指定された取引を行なわせる (請求項 11)。

#### 【0018】

また、アプリケーションプログラム 503 が、図 5 に示すような、デバイス制御プログラム 501 を指定するデバイス種別フィールド 133 とデバイス制御プログラム 501 への制御命令を記述する命令フィールド 134 とを含む制御電文

13を受けると、デバイス種別フィールド133で指定されたデバイス制御プログラム501に、命令フィールド134に記述された命令を通知して命令を実行させ、その命令に対するデバイス制御プログラム501からの応答を応答電文として命令の発行元へ送信する（請求項12）。

【0019】

なお、図6に示すように、制御電文13において電子マネー種別フィールド131とデバイス種別フィールド133とを同一のフィールドで共用し、そのフィールドを電子マネー種別フィールド131として用いる際の指定データとそのフィールドをデバイス種別フィールド133として用いる際の指定データとを互いに排他の値としてもよい（請求項13）。さらに、この場合、図6に示すように、制御電文13において取引種別フィールド132と命令フィールド134とを同一のフィールドで共用してもよい（請求項14）。

【0020】

図7に示すように、制御プログラム5が、デバイス制御プログラム501、プロトコル制御プログラム502およびアプリケーションプログラム503をモジュール（モジュール群510参照）として有するとともに、これらのモジュールの相互間を接続しうるインタフェース機能を提供する経路制御プログラム504を有して構成され、モジュールのそれぞれに固有のモジュール識別子が付与され、経路制御プログラム504が、接続要求元モジュールのモジュール識別子と接続相手先モジュールのモジュール識別子とをパラメータとして用いてモジュールの相互間を接続してもよい（請求項15）。

【0021】

さらに、図8に示すように、集積回路10が、周辺制御回路として、外部装置14との通信を制御する通信制御回路7を含み、制御プログラム5が、図7と同様のモジュール群510および経路制御プログラム504を有するとともに、通信制御回路7を制御する通信制御プログラム505を有して構成され、経路制御プログラム504が、接続相手先モジュール14aが外部装置14に属する場合、通信制御プログラム505により制御される通信制御回路7を介して、集積回路10における接続要求元モジュールと外部装置14における接続相手先モジュ



ール 14 a とを接続してもよい（請求項 16）。通信制御プログラム 505 は、モジュール群 510 におけるデバイス制御プログラム 501 の一つとして含まれていてもよい。

【0022】

この場合、集積回路 10 に属するモジュール（モジュール群 510）のそれぞれと外部装置 14 に属するモジュール 14 a のそれぞれとに固有のモジュール識別子が付与されるとともに、集積回路 10 および外部装置 14 のそれぞれに固有の経路識別子が付与され、経路制御プログラム 504 が、接続要求元モジュールのモジュール識別子と接続相手先モジュール 14 a のモジュール識別子と経路識別子とをパラメータとして用いてモジュール相互間を接続する（請求項 17）。

【0023】

また、図 8 に示すように、制御プログラム 5 が、モジュール識別子とそのモジュール識別子を付与されたモジュールの属する集積回路 10 もしくは外部装置 14 を示す経路識別子との対応関係を保持するテーブル 506 を有し、経路制御プログラム 504 が、接続相手先モジュール 14 a のモジュール識別子でテーブル 506 を検索し、接続相手先モジュール 14 a のモジュール識別子に対応する経路識別子を得て、その経路識別子が集積回路 10 の経路識別子と一致する場合には集積回路 10 内において接続要求元モジュールと接続相手先モジュールとを接続する一方、その経路識別子が集積回路 10 の経路識別子と一致しない場合には、接続相手先モジュール 14 a が外部装置 14 に属するものと判断し、通信制御回路 7 を介して、集積回路 10 における接続要求元モジュールと外部装置 14 における接続相手先モジュール 14 a とを接続してもよい（請求項 18）。

【0024】

なお、テーブル 506 に保持される前記対応関係を、通信制御回路 7 で受信された電文により設定／変更可能に構成してもよいし（請求項 19）、テーブル 506 を、インタフェース回路 3 を介して接続された外部回路としての外部記憶部に格納してもよい（請求項 20）。

図 8 に示す外部装置 14 は、図 8 に示す集積回路 10 と同一の機能を有する処理装置（例えばパーソナルコンピュータ）であってもよいし（請求項 21）、図



9に示すように、図8に示す集積回路10と同一の構成を有する他の集積回路10であってもよい（請求項22）。

【0025】

さらに、図8に示す外部装置14が、図10に示すように、集積回路10の経路制御プログラム504に対して集積回路10に属するモジュールとの接続要求を発行しうるアプリケーションプログラム15aを有する処理装置15であり、経路制御プログラム504が、通信制御プログラム505により制御される通信制御回路7を介して処理装置15から前記接続要求を受けた場合、集積回路10における該当モジュールと処理装置15とを接続してもよい（請求項23）。

【0026】

また、本発明のプロトコル制御用集積回路（請求項24）は、可搬型媒体と通信してデータのやり取りを行なう装置に組み込まれるものであって、複数の異なる方式のデータ通信用プロトコルに対応して作成された制御プログラムを格納した記憶部と、この記憶部に格納された制御プログラムを実行することにより複数の異なる方式のデータ通信を制御する処理部と、外部処理部もしくは外部記憶部の少なくとも一方を含む外部回路に接続されこの外部回路と処理部との間のインタフェース機能を果たすインタフェース回路とを一つのチップ上に集積して構成されたことを特徴としている。

【0027】

上述のごとく構成された本発明のプロトコル制御用集積回路10では、以下のような作用が得られる。

（1）1つの集積回路10により複数の異なる方式の電子マネーの取扱が可能になるとともに、その集積回路10を電子マネー対応の各種取引装置で共通に利用することができる（請求項1）。

【0028】

（2）集積回路10に周辺制御回路も内蔵することにより、各種取引装置で共通する部分をより拡大することができる（請求項2～6）。

（3）集積回路10内の制御プログラム5を格納する記憶部2をマスクROMとして構成することにより、集積回路10の外部から制御プログラム5へのアク

セスを禁止でき、セキュリティを確保することができる（請求項 7）。

【0029】

（4）集積回路 10 にプログラム格納用外部記憶部 11 を接続可能とすることにより、集積回路 10 の拡張性をより高めることができる（請求項 8，9）。

（5）制御電文 13 を用いることにより、集積回路 10 の外部から、使用する電子マネーの種別（プロトコル制御プログラム）を指定することができる（請求項 10，11）。

【0030】

（6）制御電文 13 を用いることにより、集積回路 10 に内蔵された各種周辺制御回路を外部から直接制御することができるので、各種電子マネーに対する処理以外の処理（電子マネーの処理とは無関係に例えば IC カードリーダー/ライターを使用する処理）を実行することができる（請求項 12～14）。

（7）集積回路 10 を単体で取引装置等に組み込んで利用できるほか、上位装置（外部装置）に集積回路 10 を接続したり、上位装置（外部装置）に複数の集積回路 10 をカスケード状に接続したりすることもできるので、集積回路 10 を用いて極めて柔軟にシステムを構築することができる（請求項 15～23）。

【0031】

（8）1 つの集積回路により複数の異なる方式のデータ通信が可能になるとともに、その集積回路を、可搬型媒体と通信してデータのやり取りを行なう各種装置で共通に利用することができる（請求項 24）。

【0032】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を説明する。

〔1〕本実施形態のプロトコル制御用集積回路（プロトコルコントローラ）の説明

図 11 は本発明の一実施形態としてのプロトコル制御用集積回路（プロトコルコントローラ）の構成を模式的に示す図である。

【0033】

この図 11 に示す本実施形態のプロトコル制御用集積回路（以下、プロトコル

コントローラという) 20は、通貨の電子的象徴として定義される電子マネーを取り扱う取引装置(例えばATM, ECR, 電子マネーロード端末, 電子財布, POS端末, ハンディPOS, POSサーバなど)に組み込まれて、共通に利用されるように構成されたものである。その詳細な構成について、図11を参照しながら説明する。

【0034】

プロトコルコントローラ20は、CPU21, ROM22, RAM23, アドレスバス24, データバス25およびインターフェース回路3とともに、後述する周辺制御回路としての回路26, 27, 29, 31~35, 36A, 36B, 38, 42, 43を一つのチップ上に集積して構成されている。

ROM(記憶部)22は、複数の異なる方式の電子マネー用プロトコルに対応して作成された制御プログラム5Aもしくは5B(図13もしくは図15参照)を格納したものである。制御プログラム5A, 5Bの詳細な構成については、それぞれ図13, 図15を参照しながら後述する。

【0035】

なお、本実施形態では、2種類の方式の電子マネーを第1電子マネーおよび第2電子マネーとして取り扱うべく、制御プログラム5A, 5Bは、各電子マネーのプロトコルに対応して作成されている。

また、ROM22とプロトコルコントローラ20の外部接続端子との間は論理的に遮断されており、制御プログラム5A, 5Bは、プロトコルコントローラ20の製造時点で書き込まれている。つまり、本実施形態のプロトコルコントローラ20におけるROM22は、マスクROMとして構成されている。

【0036】

CPU(処理部)21は、例えば16ビットのもので、ROM22に格納された制御プログラム5Aもしくは5Bを実行することにより、プロトコルコントローラ20に搭載された各種周辺制御回路の動作を制御して第1電子マネーおよび第2電子マネーの取扱を制御するものである。

RAM23は、CPU21のワーキングエリア等として用いられるものである。

【0037】

インタフェース回路 3 は、外部処理部や外部メモリ（外部記憶部）54 などの外部回路に接続され、この外部回路と CPU 21 との間のインタフェース機能を果たすものである。図 11 では、外部メモリ 54 を外部回路としてプロトコルコントローラ 20 に接続した場合が図示されている。ここで、外部メモリ 54 としては、例えば外付 ROM 54 a，外付 RAM 54 b，FROM（FLASH ROM）54 c などが接続される（図 23 参照）。なお、外付 ROM 54 a は、例えば OS 等のプログラムを格納するためのプログラム格納用外部記憶部として用いられる。

【0038】

アドレスバス 24 およびデータバス 25 は、CPU 21，ROM 22，RAM 23，インタフェース回路 3，後述する回路 26，27，29，31～35，36 A，36 B，38，42，43 の相互間を接続して、アドレス／データのやり取りを行なうものである。

本実施形態のプロトコルコントローラ 20 にそなえられた周辺制御回路は、いずれも電子マネーの処理に関連する制御機能を果たすもので、具体的には以下のような回路 26，27，29，31～35，36 A，36 B，38，42，43 が、周辺制御回路としてそなえられている。

【0039】

シリアル送受信制御回路（通信制御回路）26 は、CPU 21 および制御プログラム 5 A，5 B により制御され、外部装置（例えばホストシステム 51，サブシステム 52，プリンタ 53 等）との通信を制御するものである。本実施形態のプロトコルコントローラ 20 には、3 つの通信用ポート（図 17 の P0，P1，P2 参照）がそなえられ、各ポートに対応して 3 つのシリアル送受信制御回路（Serial Tr/Rv）26 がそなえられている。

【0040】

なお、シリアル送受信制御回路 26 と 3 つの外部装置（ホストシステム 51，サブシステム 52，プリンタ 53）とは、それぞれ RS 232 C ドライバ 50 a～50 c を介して、送受信を行なう。また、ホストシステム 51 は例えば ATM

やPOS端末などであり、サブシステム52は例えば他のICカードリーダー/ライターなどであり、プリンタ53は、例えばレシートを印刷するものである。さらに、シリアル送受信制御回路26を制御するためのプログラム（デバイス制御プログラム、通信制御プログラム）としては、制御プログラム5Aまたは5Bにおける、プリンタハンドラ531A、HOST手順ハンドラ532A、RS232Cドライバ531B/532B、537Bが用いられる（図13または図15参照）。

#### 【0041】

メモリパリティ生成/チェック回路(Memory Parity Generator Checker) 27は、CPU21および制御プログラム5A、5Bにより制御され、プロトコルコントローラ20に接続された外部メモリ54(RAM43b)のパリティチェックを行なうためのものである。

LCD制御回路（表示制御回路）29は、CPU21および制御プログラム5A、5Bにより制御され、プロトコルコントローラ20に接続された表示装置としてのコントローラ内蔵型LCD(Liquid Crystal Display) 56を制御するものである。このLCD制御回路29を制御するためのプログラム（デバイス制御プログラム）としては、制御プログラム5Aまたは5Bにおける、LCDハンドラ533AおよびLCDドライバ533Bが用いられる（図13または図15参照）。

#### 【0042】

キーボード制御回路（入力制御回路）31は、CPU21および制御プログラム5A、5Bにより制御され、バス制御回路59を介し入力装置としてのキーボード(KB) 60からの信号の入力処理を行なうものである。このキーボード制御回路31を制御するためのプログラム（デバイス制御プログラム）としては、制御プログラム5Aまたは5Bにおける、KBハンドラ534AおよびKBドライバ534Bが用いられる（図13または図15参照）。

#### 【0043】

グリーンボタン制御回路（入力制御回路）32は、CPU21および制御プログラム5A、5Bにより制御され、プロトコルコントローラ20に接続される入

力装置としてのグリーンボタン（GB）61からの信号の入力処理を行なうとともに、このグリーンボタン61の点灯／消灯等の制御も行なうものである。このグリーンボタン制御回路32を制御するためのプログラム（デバイス制御プログラム）としては、制御プログラム5Aまたは5Bにおける、GBハンドラ535AおよびGBドライバ535Bが用いられる（図13または図15参照）。なお、グリーンボタン61は、実際には2つのボタン61a, 61bからなり、利用者が電子マネー等を利用した支払いを行なう意志があるか否かを確認するためのもので、利用者に操作を促す際に緑色に点灯制御されるようになっている。

## 【0044】

パルス生成回路（表示制御回路）33は、CPU21および制御プログラム5A, 5Bにより制御され、プロトコルコントローラ20に接続される表示装置としてのブザー62を鳴動させるためのパルス信号を生成して、このブザー62の鳴動動作を制御するものである。

MSシリアル入力制御回路34は、CPU21および制御プログラム5A, 5Bにより制御され、プロトコルコントローラ20に接続される入力装置としての磁気ストライプリーダ（MSリーダ）63からの信号の入力処理を行なうもので、本実施形態のプロトコルコントローラ20には、4トラック分のMS読取データに同時に対応できるように4つのMSシリアル入力制御回路34がそなえられている。

## 【0045】

カード搬送制御回路35は、CPU21および制御プログラム5A, 5Bにより制御され、プロトコルコントローラ20に接続されるカードコンベヤ64の動作を制御するものである。なお、カードコンベヤ64は、例えばICカードリーダ／ライタにおいてICカード330を搬送駆動するためのものである。

ICカード制御回路（媒体制御回路）36A, 36Bは、CPU21および制御プログラム5A, 5Bにより制御され、電子マネーを格納したICカード（可搬型媒体）330に対する制御を行なうものである。本実施形態のプロトコルコントローラ20においては、直接的には2枚のICカード330に対応できるように2つのポートAおよびBがそなえられており、これらのポートAおよびBに



対応して2つのICカード制御回路36Aおよび36Bがそなえられている。これらのICカード制御回路36Aおよび36Bを制御するためのプログラム（デバイス制御プログラム）としては、制御プログラム5Aまたは5Bにおける、ICカードハンドラ536AおよびICカードドライバ536Bが用いられる（図13または図15参照）。なお、ICカードとしては、例えばISO7816に準拠するものが用いられる。

## 【0046】

これらのICカード制御回路36Aおよび36Bの各々は、カード用リセット制御回路39、カード用C4/C8制御回路40およびカード用データ入出力制御回路41から構成されている。

プロトコルコントローラ20における2つのポートAおよびBには、データ転送用信号線としてデータ線、C4信号線、C8信号線、リセット信号線（各1本）がそなえられている。カード用リセット制御回路39は、前記リセット信号線を介してICカード330へ出力するリセット信号を制御するものであり、カード用C4/C8制御回路40は、前記のC4信号線やC8信号線を介して、ICカード330へのC4/C8信号の出力制御、および、ICカード330からのC4/C8信号の入力制御を行なうものであり、カード用データ入出力制御回路41は、前記データ線を介して、ICカード330へのデータのシリアル出力制御、および、ICカード330からのデータのシリアル入力制御を行なうものである。

## 【0047】

また、本実施形態では、プロトコルコントローラ20とICカード330との間にデマルチプレクサ340を介装することにより、プロトコルコントローラ20は、2つのポートAおよびB、つまり2つのICカード制御回路36Aおよび36Bを用いて、最大6枚のICカード330に対する制御を行なえるように構成されている。なお、図11において、6枚のICカード330は、それぞれICC0～ICC5として表記されており、ICC0～ICC5は、それぞれ、ポート番号0～5を付与された実際のカードポート（以下、ポート0～5と記す）に装着される。



## 【0048】

デマルチプレクサ340は、6枚のICカード330とプロトコルコントローラ20のICカード制御回路36A、36B（ポートA、B）との間を適宜接続し、これらの間でのデータ転送を制御するデータ転送制御装置（カード切替器）として機能し、プロトコルコントローラ20のアクセス対象となる2枚のICカード330と、ポートAおよびBとを選択的に切り替えて接続するものである。

## 【0049】

また、デマルチプレクサ340には、プロトコルコントローラ20のアクセス対象とならないICカード330（非アクセス対象）に対する信号（データ、C4/C8信号、リセット信号）の状態をラッチするためのラッチ回路343-0～343-5、348-0～348-5（図29、図30参照）がそなえられている。なお、デマルチプレクサ340の詳細かつ具体的な構成については、図29～図31を参照しながら後述する。

## 【0050】

そして、プロトコルコントローラ20には、デマルチプレクサ340に対して、各ポートA、Bに接続すべきICカード330をアクセス対象として選択・指定するセレクト信号を供給し、このデマルチプレクサ340を切替動作させるためのカード選択回路43がそなえられている。このカード選択回路43からのセレクト信号により選択されないICカード330は非アクセス対象として扱われ、非アクセス対象のICカード330に対する信号状態は、デマルチプレクサ340のラッチ回路343-0～343-5、348-0～348-5において、非アクセス状態への遷移直前でラッチされるようになっている。

## 【0051】

なお、カード選択回路43は、ICカードポート割当レジスタ（図33参照）を用いてセレクト信号を設定し、そのセレクト信号をデマルチプレクサ340へ出力するように構成されている。セレクト信号の詳細については、図33および図34を参照しながら後述する。また、セレクト信号によるデマルチプレクサ340の具体的な切替動作については、図35および図36を参照しながら後述する。

## 【0052】

カード用クロック生成回路 38 は、本実施形態のプロトコルコントローラ 20 に対して接続されうる最大 6 枚の IC カード 330 のそれぞれに対し、クロック信号線 350 を通じて供給すべきクロック信号（制御クロック）を生成するもので、装着されうる IC カード 330 の最大枚数と同じ数（つまり 6）だけそなえられている。

## 【0053】

このように、本実施形態においては、各 IC カード 330 で用いられるクロック信号は、プロトコルコントローラ 20 から、IC カード 330 と同数（6 本）のクロック信号線 350 を通じて、各 IC カード 330 に供給される一方、6 枚の IC カード 330 が、デマルチプレクサ 340 を介して、プロトコルコントローラ 20 の 2 つのポート A, B に設けられたデータ転送用信号線（データ線, C4 信号線, C8 信号線, リセット信号線など）を共用するようになっている。

## 【0054】

さらに、本実施形態において、各 IC カード 330 への電源供給は、電圧セレクタ 360 およびパワーレギュレータ（電源調節器） 370 を用いて行なわれるようになっている。ここで、パワーレギュレータ 370 は、3 V と 5 V の 2 種類の電圧を生成・出力するもので、電圧セレクタ 360 は、デマルチプレクサ 340 からの指示に応じて、3 V または 5 V の電圧を選択して各 IC カード 330 に印加・供給するものである。この電圧セレクタ 360 を含む電源供給系の詳細構成については、図 32 を参照しながら後述する。

## 【0055】

そして、プロトコルコントローラ 20 には、IC カード 330 に対して供給すべき電圧 3 V / 5 V を指定するための信号をそれぞれ生成してデマルチプレクサ 340 に出力する 2 つのカード用電源制御回路 42 がそなえられている。各カード用電源制御回路 42 からの信号は、デマルチプレクサ 340 を経由して電圧セレクタ 360 へ送られ、この電圧セレクタ 360 がその信号に応じた電圧切替動作を行なうようになっている。また、電圧セレクタ 360 は、何らかの要因により各 IC カード 330 に対する電源供給に異常が生じた場合にはその旨（Power

Fail) をカード用電源制御回路 42 へ通知するようになっている。

【0056】

なお、図 11 では図示しないが、プロトコルコントローラ 20 のポート A、B と IC カード 330 用のポート 0～5 との間には IC カード装着通知線がそなえられている。図 31 にて後述するごとく、ポート 0～5 のそれぞれに IC カード (ICC0～ICC5) 330 が装着されているか否かの情報が、その IC カード装着通知線およびデマルチプレクサ 340 を介して、IC カード制御回路 36A、36B へ通知されるようになっている。

【0057】

上述した周辺制御回路 26、27、29、31～35、36A、36B、38、42、43 は、符号 51～54、56、59～64 を付して説明した各種機器等に常に接続されてこれらの機器を制御するわけではなく、必要に応じてこれらの機器を制御できるようにプロトコルコントローラ 20 に予め組み込まれている。これにより、本実施形態のプロトコルコントローラ 20 の汎用性は極めて高いものとなっている。

【0058】

〔1-1〕外付 ROM の接続識別手法の説明

さて、次に、本実施形態のプロトコルコントローラ 20 にプログラム格納用外部記憶部として機能する外付 ROM (外部 ROM) 54a が接続されているか否かを識別する手法について、図 12 を参照しながら説明する。なお、図 12 は、本実施形態のプロトコルコントローラ 20 におけるアドレス空間の構成を示している。

【0059】

本実施形態のプロトコルコントローラ 20 における CPU 21 は、プロトコルコントローラ 20 にインタフェース回路 3 を介して外付 ROM 54a が接続されているか否かを判別する識別手段としての機能を果たしている。この識別機能により外付 ROM 54a が接続されていると判別した場合、CPU 21 は、その外付 ROM 54a に格納されているプログラム (例えば OS) 1a を読み出して起動する。

【0060】

本実施形態におけるアドレス空間は、例えば図12に示すように、内蔵ROM 22，内蔵RAM 23，外付ROM 54a，外付RAM 54b，外付FROM 54cに対して割り当てられている。本実施形態のプロトコルコントローラ20では、外付ROM 54aに対して例えばアドレスC00000～EDFFFFが割り当てられている。

【0061】

このとき、外付ROM 54aの先頭2バイト（図12の斜線部分：アドレスC00000～C00001）に0x0000を予め格納しておくとともに、プロトコルコントローラ20内において、外付ROM 54aに接続されるデータバス25の全データ信号線を、予め、プルアップ抵抗を介して高電位に接続しておく。

【0062】

このような構成により、CPU 21は、論理アドレスC00000～C00001のデータを読み出すだけで、外付ROM 54aの有無を識別することが可能になる。つまり、外付ROM 54aが接続されている場合、CPU 21は、データバス25を通じてデータ0x0000を外付ROM 54aから読み出すことになる。これに対し、外付ROM 54aが接続されていない場合、CPU 21は、データバス25の全データ信号線がプルアップされているため、データ0xffffを読み出したように見える。

【0063】

従って、本実施形態のCPU 21は、論理アドレスC00000～C00001からの読取結果として得られた値が、0x0000であるか0xffffであるか判別することにより、外付ROM 54aの接続／非接続を識別することができる。

〔1-2〕制御プログラムの構造の説明

次に、本実施形態のプロトコルコントローラ20における制御プログラム構造について、図13を参照しながら説明する。

【0064】

この図 13 に示すように、ROM 22 に格納される制御プログラム 5A は、ブートプログラム (BOOT) 520, OS (オペレーティングシステム) 521, アプリケーションプログラム 522, 第 1 電子マネー用プロトコル制御プログラム 523-1, 第 2 電子マネー用プロトコル制御プログラム 523-2 および デバイス制御プログラム群 530 を有して構成されている。

## 【0065】

BOOT 520 は、制御プログラム 5A を起動するために最初に起動されるもので、この BOOT 520 により OS 521 が起動されるようになっている。

デバイス制御プログラム群 530 は、インタフェース回路 3 に接続された外部回路や図 11 で前述した周辺制御回路をデバイスとして制御する複数のデバイス制御プログラムであり、通常、一対のハンドラおよびドライバにより一つのデバイス制御プログラムが構成される。本実施形態では、デバイス制御プログラムとして、前述したハンドラ 531A~536A およびドライバ 531B~537B がそなえられている。

## 【0066】

第 1 電子マネー用プロトコル制御プログラム 523-1 および第 2 電子マネー用プロトコル制御プログラム 523-2 は、2 種類の方式の電子マネーのそれぞれに対応してデバイス制御プログラム群 530 に属するプログラムを制御するものである。

アプリケーションプログラム 522 は、デバイス制御プログラム群 530 に属するプログラムや、2 種類のプロトコル制御プログラム 523-1 および 523-2 を制御するものである。

## 【0067】

## 〔1-3〕 制御電文の説明

次に、本実施形態のプロトコルコントローラ 20 において用いられる制御電文 130 の構成について、図 14 を参照しながら説明する。

本実施形態の制御プログラム 5A におけるアプリケーションプログラム 522 は、例えばホストシステム 51 等の外部装置からシリアル送受信制御回路 26 を介して図 14 に示す制御電文 130 を受けることによって、その制御電文 130

の内容に応じて、デバイス制御プログラム群 530 に属するプログラムや、2 種類のプロトコル制御プログラム 523-1 および 523-2 を制御する。

【0068】

ここで、図 14 に示すように、制御電文 130 は、N バイトのデータフィールド 136 を有し、このデータフィールド 136 にデータを格納して転送するためのものである。その転送データには、1 バイトのデータヘッダ DH1 および 1 バイトのデータヘッダ DH2 とともに、転送するデータフィールド 136 に格納されたデータ長 L を指示するデータ長フィールド 135 が付与される。

【0069】

そして、本実施形態の制御電文 130 では、データヘッダ DH1 が、電子マネー種別フィールド 131 もしくはデバイス種別フィールド 133 として用いられるとともに、データヘッダ DH2 が、取引種別フィールド 132 もしくは命令フィールド 134 として用いられる。

このとき、データヘッダ DH1 を電子マネー種別フィールド 131 として用いる際の指定データとデータヘッダ DH1 をデバイス種別フィールド 133 として用いる際の指定データとは、互いに排他的値となっており、データヘッダ DH1 が電子マネー種別フィールド 131 として用いられる場合、データヘッダ DH2 は取引種別フィールド 132 として機能する一方、データヘッダ DH1 がデバイス種別フィールド 133 として用いられる場合、データヘッダ DH2 は命令フィールド 134 として機能する。

【0070】

より具体的に説明すると、図 14 に示すように、データヘッダ DH1 には、例えば、1 バイトのデータ “0x01”, “0x02”, “0x81”, “0x82”, “0x83”, “0x84”, “0x85” が書き込まれる。

これらのうち “0x01” および “0x02” はそれぞれ電子マネー種別を指定するもので、“0x01” は第 1 電子マネーを指定し、“0x02” は第 2 電子マネーを指定する。従って、データヘッダ DH1 に “0x01” または “0x02” が書き込まれた場合、データヘッダ DH1 は電子マネー種別フィールド 131 として機能することになる。



## 【0071】

これに対し、“0x81”～“0x85”は、それぞれ、デバイスの種別として、ICカード、GB（グリーンボタン）、KB（キーボード）、LCD、RS232Cを指定する。従って、データヘッダDH1に“0x81”～“0x85”のいずれかが書き込まれた場合、データヘッダDH2はデバイス種別フィールド133として機能することになる。

## 【0072】

データヘッダDH1に“0x01”または“0x02”が書き込まれている場合、データヘッダDH2には、指定された電子マネーによって行なうべき取引の種別を指定する1バイトのデータとして、例えば“0x01”～“0x04”が書き込まれる。これらのデータ“0x01”～“0x04”により、支払い、払い戻し、引出し、預入といった取引種別がそれぞれ指定される。

## 【0073】

また、データヘッダDH1に“0x81”～“0x85”のいずれかが書き込まれている場合、データヘッダDH2には、指定されたデバイスに対する命令を指定する1バイトのデータとして、例えば“0x01”～“0x07”が書き込まれる。これらのデータ“0x01”～“0x07”により、状態リード、電源制御、吸入、排出、データ転送、カードセット待ち、カード抜き取り待ちといった命令がそれぞれ指定される。

## 【0074】

そして、アプリケーションプログラム522は、受け取った制御電文130のデータヘッダDH1およびデータヘッダDH2がそれぞれ電子マネー種別フィールド131および取引種別フィールド132として用いられている場合には、電子マネー種別フィールド131で指定された電子マネーに対応するプロトコル制御プログラム523-1または523-2により、取引種別フィールド132で指定された取引を行なわせる。

## 【0075】

また、アプリケーションプログラム522は、受け取った制御電文130のデータヘッダDH1およびデータヘッダDH2がそれぞれデバイス種別フィールド



133 および命令フィールド 134 として用いられている場合には、デバイス種別フィールド 133 で指定されたデバイスを制御するためのデバイス制御プログラム（デバイス制御プログラム群 530 内の一対のハンドラ／ドライバ）に、命令フィールド 134 に記述された命令を通知して命令を実行させ、その命令に対するデバイス制御プログラムからの応答を応答電文として命令の発行元（つまり制御電文 130 の発行元；例えばホストシステム 51）へシリアル送受信制御回路 26 を介して送信する。

【0076】

〔1-4〕 制御プログラムの他の構造の説明

次に、本実施形態のプロトコルコントローラ 20 における制御プログラム構造の他例について、図 15 を参照しながら説明する。

この図 15 に示すように、ROM 22 に格納される制御プログラム 5B は、図 13 にて前述した制御プログラム 5A に、さらに、デバイスルータ（経路制御プログラム）540 およびテーブル 550 を追加したものである。図 15 中、既述の符号と同一の符号は同一もしくはほぼ同一のものを示しているので、その説明は省略する。

【0077】

なお、以下では、デバイス制御プログラム群 530 に属するプログラムや、アプリケーションプログラム 522、プロトコル制御プログラム 523-1、523-2 を、モジュールと称する場合がある。

デバイスルータ（経路制御プログラム）540 は、前記モジュールの相互間を接続しうるインタフェース機能を提供するものである。ここで説明する制御プログラム 5B を用いる場合、前記モジュールのそれぞれには、固有のモジュール識別子が予め付与されており、デバイスルータ 540 は、接続要求元モジュールのモジュール識別子と接続相手先モジュールのモジュール識別子とをパラメータとして用いてモジュール相互間を接続し、これらのモジュール相互間で前述したような制御電文 130 のやり取りを実行させる。

【0078】

その際、接続相手先モジュールがプロトコルコントローラ 20 の通信用ポート

P0～P2を介して接続された外部装置（ホストシステム51等）に属している場合、デバイスルータ540は、通信制御プログラムとしてのHOST手順ハンドラ532AやRS232Cドライバ531B／532B，537Bにシリアル送受信制御回路26を制御させて、プロトコルコントローラ20における接続要求元モジュールと外部装置における接続相手先モジュールとを接続する。

【0079】

ここで、プロトコルコントローラ20に接続され通信対象となる外部装置は、図17に示すように、本実施形態のプロトコルコントローラ20と同一の機能を有する処理装置（例えばパーソナルコンピュータ）であってもよいし、取引装置内に組み込まれた、本実施形態のプロトコルコントローラ20と同一の構成（機能）を有する他のプロトコルコントローラ20であってもよい。

【0080】

また、図17に示すように、プロトコルコントローラ20の3つの通信用ポートP0～P2を用いて、複数のプロトコルコントローラ20を、POS／ECR／ATM等のホストシステム51からカスケード状に接続した場合、これらのプロトコルコントローラ20やホストシステム51の相互間でも、デバイスルータ540のインタフェース機能により通信を行なうことが可能になる。

【0081】

プロトコルコントローラ20がモジュールを有する外部装置（処理装置や他のプロトコルコントローラ20）と通信可能に接続されている場合、外部装置に属し通信対象になりうるモジュールにも、固有のモジュール識別子が予め付与されるとともに、プロトコルコントローラ20や外部装置にもデバイスルータ540がそなえられそれぞれ固有の経路識別子（接続相手先モジュールを識別しうるもの）が予め付与されており、デバイスルータ540は、接続要求元モジュールのモジュール識別子と、接続相手先モジュールのモジュール識別子と、接続相手先モジュールの属する装置の経路識別子とをパラメータとして用いてモジュール相互間を接続する。

【0082】

上述のようにモジュール識別子および経路識別子を用いてモジュール間接続を

行なうために、本実施形態の制御プログラム 5 B には、モジュール識別子とそのモジュール識別子を付与されたモジュールの属する装置を示す経路識別子との対応関係を保持するテーブル 5 5 0 がそなえられている。このテーブル 5 5 0 の内容は、プロトコルコントローラ 2 0 を組み込まれるハードウェア（システム）の構成によって決まるもので、そのシステムにおいて相互に通信可能に接続されデバイスルータ 5 4 0 を組み込まれている全ての装置（プロトコルコントローラ 2 0 や処理装置）には、同じ内容を保持するテーブル 5 5 0 がそなえられている。

#### 【0083】

このテーブル 5 5 0 の具体的な内容を、図 1 6（a）および図 1 6（b）に示す。

図 1 7 に示したように複数のプロトコルコントローラがカスケード状に接続されている場合、図 1 6（a）に示すように、各プロトコルコントローラの経路識別子と、そのプロトコルコントローラが接続されている上位のプロトコルコントローラの経路識別子および通信用ポート番号との対応関係（プロトコルコントローラ構成の定義）が、テーブル 5 5 0 に保持される。

#### 【0084】

図 1 6（a）に示すテーブル 5 5 0 の内容から、経路識別子 # 9 0 のプロトコルコントローラがルート（ROOT）であり、経路識別子 # 0 1 のプロトコルコントローラは経路識別子 # 9 0 のプロトコルコントローラにおけるポート # 1 に接続され、経路識別子 # 0 2 のプロトコルコントローラは経路識別子 # 0 1 のプロトコルコントローラにおけるポート # 1 に接続され、経路識別子 # 0 3 のプロトコルコントローラは経路識別子 # 0 1 のプロトコルコントローラにおけるポート # 2 に接続され、経路識別子 # 0 4 のプロトコルコントローラは経路識別子 # 0 2 のプロトコルコントローラにおけるポート # 1 に接続され、経路識別子 # 0 5 のプロトコルコントローラは経路識別子 # 0 2 のプロトコルコントローラにおけるポート # 2 に接続されていることが分かる。

#### 【0085】

また、図 1 6（b）に示すように、複数のプロトコルコントローラが有する全てのモジュールに付与されたモジュール識別子と、そのモジュールの属するプロ

トコルコントローラの経路識別子との対応関係〔モジュール識別子（デバイス番号）の定義〕が、そのモジュール名（もしくはそのモジュールによって制御されるデバイス名）とともに、テーブル550に保持される。

【0086】

図16（b）に示すテーブル550の内容から、モジュール識別子#01のモジュールは経路識別子#01のトコルコントローラに属し、モジュール識別子#02のモジュール（デバイス名ICCRW01）は経路識別子#02のトコルコントローラに属し、モジュール識別子#03のモジュール（デバイス名ICCRW02）は経路識別子#02のトコルコントローラに属し、モジュール識別子#20のモジュール（デバイス名LCD）は経路識別子#01のトコルコントローラに属し、モジュール識別子#21のモジュール（デバイス名KEY）は経路識別子#01のトコルコントローラに属していることが分かる。

【0087】

このようなテーブル550に保持される内容（前記対応関係）は、シリアル送受信制御回路26で受信した電文に基づいてCPU21により設定／変更することができるようになっている。また、テーブル550を、制御プログラム5B内ではなく、インタフェース回路3を介して接続された外部メモリ54に格納しておくこともできる。

【0088】

本実施形態のデバイスルータ540は、モジュール相互間を接続する場合、接続相手先モジュールのモジュール識別子によりテーブル550の内容〔ここでは図16（b）に示す内容〕を検索し、接続相手先モジュールのモジュール識別子に対応する経路識別子を得る。

検索で得られた経路識別子が自分に付与された経路識別子と一致する場合、接続要求元モジュールと接続相手先モジュールとは同じトコルコントローラ20に属しているので、デバイスルータ540は、トコルコントローラ20内においてこれらのモジュール相互間を接続する。一方、検索で得られた経路識別子が自分に付与された経路識別子と一致しない場合、デバイスルータ540は、

接続相手先モジュールが他のプロトコルコントローラに属するものと判断し、その経路識別子によりテーブル 550 の内容〔ここでは図 16 (a) に示す内容〕を検索して他のプロトコルコントローラの接続関係を把握してから、HOST 手順ハンドラ 532 A や RS 232 C ドライバ 531 B / 532 B, 537 B にシリアル送受信制御回路 26 を制御させて、プロトコルコントローラ 20 における接続要求元モジュールと他のプロトコルコントローラにおける接続相手先モジュールとを接続する。

#### 【0089】

なお、本実施形態のプロトコルコントローラ 20 に、下記ような構成を有する、パーソナルコンピュータ等の処理装置 (a), (b) を外部装置として接続することにより、これらの処理装置 (a), (b) とプロトコルコントローラ 20 との間で通信を行なうことができるようになっている。

処理装置 (a) は、CPU と、前述と同様の制御プログラム 5 B を格納するためのメモリと、外部装置 (ここではプロトコルコントローラ 20) との通信を制御する通信制御回路とを有し、制御プログラム 5 B が、少なくとも、通信制御回路を制御する通信制御プログラム (前述した HOST 手順ハンドラ 532 A や RS 232 C ドライバ 531 B / 532 B, 537 B と同様のもの) と、固有の経路識別子を有する経路制御プログラム (前述したデバイスルータ 540 と同様のもの) と、固有のモジュール識別子を有するモジュール (アプリケーションプログラム, プロトコル制御プログラム, デバイス制御プログラム等) とを有している。このような処理装置 (a) をプロトコルコントローラ 20 に接続した場合、処理装置 (a) とプロトコルコントローラ 20 との間の通信は、2 つのプロトコルコントローラ 20 の相互間の通信と全く同様に行なわれる。

#### 【0090】

処理装置 (b) は、CPU と、プログラム 5 を格納するためのメモリと、外部装置 (ここではプロトコルコントローラ 20) との通信を制御する通信制御回路とを有し、そのメモリに、少なくとも、通信制御回路を制御する通信制御プログラムと、通信制御回路に接続されているプロトコルコントローラ 20 内の各種モジュールに対する接続要求をプロトコルコントローラ 20 内のデバイスルータ 5

40に対して発行しうるアプリケーションプログラムとが格納されている。このような処理装置(b)をプロトコルコントローラ20に接続した場合、プロトコルコントローラ20のデバイスルータ540は、処理装置(b)からの接続要求を受けると、プロトコルコントローラ20における該当モジュールと処理装置(b)とを接続する。

【0091】

〔1-5〕プロトコルコントローラによる取引処理例の説明

次に、図18および図19を参照しながら、本実施形態のプロトコルコントローラ20を用いた取引処理例について説明する。

図18に示す例では、取引装置である電子マネー(ICカード)対応ユニット70においては、プロトコルコントローラ20が組み込まれ、このプロトコルコントローラ20を制御するプロトコルコントローラアプリケーションと、このプロトコルコントローラアプリケーションを制御すべく上位処理部(CPU)72で実行される上位アプリケーションとがそなえられている。

【0092】

そして、2枚のICカード(可搬型媒体)330-1, 330-2をプロトコルコントローラ20に対して接続した状態で、上位処理部72が一方のICカード330-1から他方のICカード330-2への電子マネー転送をプロトコルコントローラ20に要求すると(矢印①参照)、プロトコルコントローラ20により実際の電子マネーの転送処理が行なわれ(矢印②参照)、その処理結果がプロトコルコントローラ20から上位処理部72へ通知される(矢印③参照)。

【0093】

つまり、上位処理部72(上位アプリケーション)は、方式によって異なる電子マネーのプロトコルについて何も意識することなく、単に電子マネーについての取引要求を発行するだけで、複数の異なる方式の電子マネーを取り扱うことができるのである。

図19に示す例では、上述した電子マネー対応ユニット70を2組そなえ、これらのユニット70, 70相互間をネットワーク71により相互に通信可能に接続したシステムを想定し、これら2つのユニット70, 70のプロトコルコント



ローラ 20, 20 にそれぞれ IC カード 330-1, 330-2 を接続した状態で、IC カード 330-1 と 330-2 との間での電子マネー転送を行なっている。

【0094】

この場合、まず、2つのユニット 70, 70 における上位処理部 72, 72 の相互間で通信パスを確立してから（矢印①参照）、一方のユニット 70 の上位処理部 72 が、一方の IC カード 330-1 から他方の IC カード 330-2 への電子マネー転送をプロトコルコントローラ 20 に対して要求する（矢印②参照）。この要求に応じて、ネットワーク 71 上の通信パスを経由しながら2つのプロトコルコントローラ 20, 20 の間で実際の電子マネーの転送処理が行なわれる（矢印③参照）。その後、その処理結果がプロトコルコントローラ 20 から上位処理部 72 へ通知され（矢印④参照）、通信パスが切断される（矢印⑤参照）。

【0095】

つまり、この場合も、2つのユニット 70, 70 における上位処理部 72, 72 は、方式によって異なる電子マネーのプロトコルについて何も意識することなく、単に電子マネーについての取引要求を発行するだけで、ネットワーク 71 を介しながら複数の異なる方式の電子マネーを取り扱うことができるのである。

〔1-6〕プロトコルコントローラの具体的な利用例の説明

次に、図 20～図 22 を参照しながら、本実施形態のプロトコルコントローラ 20 の具体的な利用例（各種取引装置への組み込み例）について説明する。

【0096】

図 20 は、本実施形態のプロトコルコントローラ 20 を組み込んだ ATM (Automatic Teller Machine) 80 の構成例を示すブロック図であり、この図 20 に示すように、ATM 80 は、制御回路 (Controller) 81, スクリーン/タッチパネル (Screen+Touch Panel) 82, プリンタ 83, カードリーダー/ライタ (Card R/W) 84 およびプロトコルコントローラブロック 88 を有して構成され、ホスト 89 に接続されている。

【0097】

そして、プロトコルコントローラブロック 88 には、本実施形態のプロトコル



コントローラ 20 がそなえられるとともに、このプロトコルコントローラ 20 に、外付 RAM 54 b が接続されるとともに、PIN(Personal Identification Numbers) を入力するための PIN パッド 88 a がデバイスとして接続されている。

【0098】

ここで、制御回路 81 は、ホスト 89 やスクリーン/タッチパネル 82 からの信号等に従ってプリンタ 83、カードリーダー/ライタ 84、プロトコルコントローラ 20 を制御するものである。また、カードリーダー/ライタ 84 は、IC カード 330 に対する書込/読出アクセスを行なうほか、カードに形成されたエンボス部 86 を読み取ったり、カード上の磁気ストライプ部 (MS) 87 の磁気情報を読み取ったりする機能を有している。

【0099】

このような ATM 80 は、多種多様な機能を有しており、極めて複雑な IC カード 330 等のハンドリングを行なうもので、その機能全てをプロトコルコントローラ 20 で行なうことは不可能である。そこで、ATM 80 では、例えば、各種電子マネーのプロトコルに係る処理 (矢印①参照) や PIN の暗号化に係る処理 (矢印②参照) を実行する際にプロトコルコントローラ 20 の機能を利用し、それ以外の全ての I/O 制御 (例えば、IC カード 330 のハンドリング、金額入力、画面表示、印字出力など) は制御回路 81 により行なう。

【0100】

例えば、実際のカードリーダー/ライタ 84 に対する I/O 制御は、上述のごとく制御回路 81 により行なうが、その I/O 制御のうち電子マネーのプロトコルに係る部分の処理は、矢印①で示すように、制御回路 81 からプロトコルコントローラ 20 に依頼し、このプロトコルコントローラ 20 において、処理対象の電子マネーの方式に応じたプロトコル制御プログラムを用いて実行される。

【0101】

また、電子マネーのプロトコルによっては PIN を暗号化しなければならない場合がある。このような電子マネーを取り扱う場合、制御回路 81 は、PIN パッド 88 a から入力された PIN の暗号化処理や、暗号化された PIN の解読処

理を、矢印②で示すようにプロトコルコントローラ 20 に実行させる。

このように制御回路 81 によりプロトコルコントローラ 20 を用いて処理を行なう際、前述した制御電文 130 による動作要求機能やデバイスルータ 540 による経路制御機能が有効に用いられることになる。

#### 【0102】

図 21 は、本実施形態のプロトコルコントローラ 20 を組み込んだ POS システム 90 および外部カードリーダー/ライタ 150 の構成例を示すブロック図であり、この図 21 に示すように、POS システム 90 は、メインボード 91、ディスプレイ 92、プリンタ 93、MS リーダ 94、キーボード (KB) 95、ドロア (引出) 96 およびリーダー/ライタインタフェースアダプタ (R/W I/F Adapter) 97 を有して構成され、外部カードリーダー/ライタ 150 に接続されている。

#### 【0103】

POS システム 90 のリーダー/ライタインタフェースアダプタ 97 には、本実施形態のプロトコルコントローラ 20 がそなえられるとともに、このプロトコルコントローラ 20 には、シリアルドライバ/レシーバ 50d および 50e を介してメインボード 91 および外部カードリーダー/ライタ 150 が接続されるとともに、デマルチプレクサ 340 (図 21 では図示省略) を介して、4 個の SIM (Subscriber Identity Module) 331 と、マーチャントカードとして機能する IC カード 330 とが接続されている。ここで、メインボード 91 は、MS リーダ 94 やキーボード (KB) 95 からの信号を受け、ディスプレイ 92、プリンタ 93、ドロア (引出) 96 の動作を制御するものである。

#### 【0104】

外部カードリーダー/ライタ 150 には、本実施形態のプロトコルコントローラ 20 がそなえられるとともに、このプロトコルコントローラ 20 には、シリアルドライバ/レシーバ 50f を介して POS システム 90 が接続されるとともに、LCD 56、キーボード 60、グリーンボタン 61、ブザー (Bz) 62 および IC カード 330 がデバイスとして接続されている。

#### 【0105】

POS システム 90 は、例えば店舗でレジスタとして用いられるもので、この

POSシステム90には、上述した外部カードリーダー/ライタ150が接続されており、顧客は、電子マネーによる支払いを行なう際、ICカード330を外部カードリーダー/ライタ150に装着し、LCD56の表示を参照しながらキーボード60やグリーンボタン61を操作し、ICカード330から電子マネーによる所定金額の支払いを行なう。このとき、2つのプロトコルコントローラ20、20はメインボード91の配下でカスケード状に接続されており、これらのプロトコルコントローラ20、20を介して、POSシステム90側のICカード（マーチャントカード）330と外部カードリーダー/ライタ150における顧客のICカード330との間で電子マネーの転送処理が行なわれることになる。

【0106】

図22は、本実施形態のプロトコルコントローラ20を組み込んだ携帯POS端末（ハンディPOS）160の構成例を示すブロック図であり、この図22に示すように、携帯POS端末160は、メインボード161、ディスプレイ162、タッチパネル163、キーボード（KB）164、ブザー（Bz）165、プリンタ166、PCカードインタフェース（PCMCIA）166、無線通信部（SSRF）167、スキャナ168、シリアルドライバ/レシーバ170およびプロトコルコントローラブロック171を有して構成されている。

【0107】

そして、プロトコルコントローラブロック171には、本実施形態のプロトコルコントローラ20がそなえられるとともに、このプロトコルコントローラ20に、シリアルドライバ/レシーバ50gおよび170を介してメインボード161が接続されるとともに、MSリーダー63、ICカード330および4個のSIM331が接続されている。

【0108】

ここで、メインボード161は、シリアルドライバ/レシーバ170を介してスキャナ168に接続されるとともに、PCカードインタフェース（PCMCIA）166および無線通信部（SSRF）167を介してホスト169にも接続される。また、メインボード161は、タッチパネル163やキーボード164からの信号を受け、ディスプレイ162、ブザー（Bz）165およびプリンタ

166の動作を制御するものである。

【0109】

携帯POS端末160は、支払いを行なう顧客が、レジスタ（POS端末）の所まで行くことなく、レストラン等であれば着席したままで精算を行なう際に用いられるもので、電子マネーによる支払いを行なう際、顧客のICカード330を携帯POS端末160に装着した状態、タッチパネル163やキーボード164が操作され、所定の精算が行なわれる。精算についての情報（支払い金額等）は、ホスト169から携帯POS端末160へ無線で通知されるとともに、ICカード330から引き出された電子マネーの情報は、携帯POS端末160からホスト169へ無線で通知される。携帯POS端末160のプロトコルコントローラ20は、上述のごとく電子マネーをICカード330から引き出して精算処理を行なうために使用される。

【0110】

〔1-7〕暗号鍵の説明

なお、本実施形態のプロトコルコントローラ20におけるROM22は、前述のごとくマスクROMとして構成されているので、このROM22に、複数の暗号鍵または暗号鍵集合を予め格納しておき、これらの暗号鍵または暗号鍵集合のうちの一つを選択して制御プログラム5Aまたは5Bで使用するよう構成してもよい。

【0111】

この場合、プロトコルコントローラ20内において、シリアル送受信制御回路26により外部から受信した電文により複数の暗号鍵または暗号鍵集合のうちの一つを指定できるように構成する。また、インタフェース回路を介して接続された外部記憶部（例えば外付ROM54a）により複数の暗号鍵または暗号鍵集合のうちの一つを指定できるように構成してもよい。

【0112】

このように、プロトコルコントローラ20内のROM22に複数の暗号鍵または暗号鍵集合を予め格納しておき、プロトコルコントローラ20の外部から暗号鍵または暗号鍵集合を選択して切り替えることにより、暗号鍵のセキュリティを

確保しながら、複数の暗号鍵または暗号鍵集合に対応することができる。

〔1-8〕本実施形態のプロトコルコントローラによる効果の説明

このように、本発明の一実施形態としてのプロトコルコントローラ 20 によれば、1つのプロトコルコントローラ 20 により複数の異なる方式の電子マネーの取扱が可能になるとともに、そのプロトコルコントローラ 20 を電子マネー対応の各種取引装置（例えば、前述した ATM 80、POS システム 90、外部カードリーダー/ライター 150、携帯 POS 端末 160）で共通に利用することができる。このとき、プロトコルコントローラ 20 に各種周辺制御回路を内蔵（集積化）することにより、各種取引装置で共通する部分をより拡大することができる。

【0113】

また、プロトコルコントローラ 20 内の制御プログラム 5A または 5B を格納する ROM 22 をマスク ROM として構成しているので、プロトコルコントローラ 20 の外部から制御プログラム 5A または 5B へのアクセスを禁止でき、セキュリティを確保することができるほか、プロトコルコントローラ 20 に外付 ROM 54a をプログラム格納用外部記憶部として接続可能とすることにより、プロトコルコントローラ 20 の拡張性をより高めることができる。

【0114】

さらに、制御電文 130 を用いることにより、プロトコルコントローラ 20 の外部から、使用する電子マネーの種別（プロトコル制御プログラム）を指定できるほか、プロトコルコントローラ 20 に内蔵された各種周辺制御回路を外部から直接制御したりすることができるので、各種電子マネーに対する処理以外の処理（電子マネーの処理とは無関係に例えば IC カードリーダー/ライターを使用する処理）を実行することができる。

【0115】

またさらに、プロトコルコントローラ 20 を単体で取引装置等に組み込んで利用できるほか、図 17 に示したように、ホストシステム 51 にプロトコルコントローラ 20 を接続したり、ホストシステム 51 に複数のプロトコルコントローラ 20 をカスケード状に接続したりすることもできるので、プロトコルコントローラ 20 を用いて極めて柔軟にシステムを構築することができる。

## 【0116】

このように、本実施形態のプロトコルコントローラ20の汎用性は極めて高く、プロトコルコントローラ20を電子マネー対応の各種取引装置で共通に利用することができる。これにより、プロトコルコントローラ20について認定を受けおけば、このプロトコルコントローラ20を組み込んで構築された各種取引装置については、プロトコルコントローラ20以外の装置独自の部分についてのみ認定を受ければよく、複数の異なる方式の電子マネー毎に認定を受ける必要もなくなる。従って、各種取引装置の設計・開発工数を大幅に削減でき、認定機関等による認定工数（認定を受けるための検証工数）も大幅に削減できるとともに、信頼性の向上および高いセキュリティ性能を実現することができる。

## 【0117】

〔2〕本実施形態のプロトコルコントローラにおけるデバイス接続状態認識手法の説明

さて、次に、図23～図28を参照しながら、上述した本実施形態のプロトコルコントローラ20に適用されるデバイス接続状態認識手法について説明する。本実施形態のプロトコルコントローラ20のCPU21は、図12を参照しながら前述した通り、識別このプロトコルコントローラ20に外付ROM54aが接続されているか否かを識別する識別手段がそなえられているが、これに代えて、以下に説明するデバイス接続状態認識機能をそなえてもよい。このデバイス接続状態認識機能を用いることにより、外付ROM54a以外の各種デバイスの接続／非接続（接続状態）についても認識することができるようになる。

## 【0118】

図23および図24では、プロトコルコントローラ20におけるCPU21、アドレスバス24およびデータバス25を抽出して図示し、その他の構成回路等の図示は省略している。また、図23では、デバイスとして外付ROM54a、外付RAM54bおよびFROM（FLASH）54cが接続されるプロトコルコントローラ20の回路構成が示され、図24では、デバイスとして外付RAM54bおよびFROM（FLASH）54cが接続されるプロトコルコントローラ20の回路構成が示されている。なお、本実施形態では、データバス25とし



ては、前述した通り 16 ビットのものが用いられている。つまり、データバス 25 は、16 本のデータ信号線 DT0~DT15 から構成されている。

【0119】

プロトコルコントローラ 20 の設計時には、そのプロトコルコントローラ 20 が組み込まれる取引装置の種類によって、プロトコルコントローラ 20 にどのようなデバイスが外付けされるかが判明している。そこで、本実施形態では、プロトコルコントローラ 20 の製造時に、このプロトコルコントローラ 20 に接続されるデバイスの種類に応じて、データバス 25 のデータ信号線 DT0~DT15 を、それぞれ、プルアップ抵抗 113 を介して高電位（+V）に接続、もしくは、プルダウン抵抗 114 を介して低電位（グラウンド：GND）に接続しておく。

【0120】

そして、プロトコルコントローラ 20 の CPU 21 は、システム起動時等に、アドレスバス 24 にて、所定の論理アドレス、本実施形態では外付 ROM 54 a の先頭アドレス C00000（図 12 参照）を指定し、データ信号線 DT0~DT15 を通じてデータを読み取る。

本実施形態において、プロトコルコントローラ 20 に外付 ROM 54 a が接続される場合、その外付 ROM 54 a の先頭アドレス C00000 に、そのプロトコルコントローラ 20 に接続されるデバイスについての情報が、図 26 に示すような 16 ビットの構成情報レジスタ（HWSTR：Hardware Structure Register）として予め設定されるようになっている。

【0121】

従って、外付 ROM 54 a がプロトコルコントローラ 20 に接続されている場合、アドレス C00000 を指定すると、CPU 21 は、データバス 25 を通じて構成情報レジスタ（HWSTR）の情報を読み出すことができる。

これに対し、外付 ROM 54 a がプロトコルコントローラ 20 に接続されていない場合、アドレス C00000 を指定すると、CPU 21 は、データ信号線 DT0~DT15 においてプルアップ抵抗 113 / プルダウン抵抗 114 により生成される高電位状態 / 低電位状態〔1 (High) / 0 (Low)〕を構成情報データとし

て読み取ることになる。

【0122】

ここで、プルアップ抵抗 113 およびプルダウン抵抗 114 により設定される 16 ビット分の構成情報データは、外付 ROM 54 a の先頭アドレス C00000 に設定されうる 16 ビットの構成情報レジスタ (HWSTR) のデータと全く同じになるように設定される。

構成情報レジスタ (HWSTR) のデータについて、つまり、プルアップ抵抗 113 およびプルダウン抵抗 114 による構成情報データの設定の仕方について図 26～図 28 を参照しながら説明する。

【0123】

なお、構成情報レジスタ (HWSTR) のビット番号 0～15 と、データバス 25 のデータ信号線 DT0～DT15 とがそれぞれ対応する。つまり、構成情報レジスタ (HWSTR) のビット番号  $i$  ( $i=0\sim 15$ ) が 0 であれば、データ信号線 DT $i$  はプルダウン抵抗 114 を介して低電位 (GND) に接続される一方、構成情報レジスタ (HWSTR) のビット番号  $i$  が 1 であれば、データ信号線 DT $i$  はプルアップ抵抗 113 を介して高電位 (+V) に接続される。

【0124】

図 26 および図 27 に示すように、ビット番号 0 つまりデータ信号線 DT0 で拡張 I/O の接続 (0) / 非接続 (1) が設定され、ビット番号 1 つまりデータ信号線 DT1 で拡張バスの接続 (0) / 非接続 (1) が設定され、ビット番号 5 つまりデータ信号線 DT5 でカード切替器 (デマルチプレクサ 340) の接続 (0) / 非接続 (1) が設定される。

【0125】

そして、図 26～図 28 に示すように、ビット番号 2～4 つまりデータ信号線 DT2～DT4 で、このプロトコルコントローラ 20 に接続される IC カード 330 の枚数 (0～6 枚) が設定される。

また、ビット番号 6 つまりデータ信号線 DT6 で搬送機 (カードコンベヤ 64) の接続 (0) / 非接続 (1) が設定され、ビット番号 7 つまりデータ信号線 DT7 で MS リーダ 63 の接続 (0) / 非接続 (1) が設定され、ビット番号 8 つ

まりデータ信号線DT8でブザー62の接続(0)／非接続(1)が設定され、ビット番号9つまりデータ信号線DT9でグリーンボタン61の接続(0)／非接続(1)が設定され、ビット番号10つまりデータ信号線DT10でキーボード60の接続(0)／非接続(1)が設定される。

【0126】

同様に、ビット番号11つまりデータ信号線DT11で外付RAM54bの接続(0)／非接続(1)が設定され、ビット番号12つまりデータ信号線DT12で外付FLASH54cの接続(0)／非接続(1)が設定され、ビット番号13つまりデータ信号線DT13で外付ROM54aの接続(0)／非接続(1)が設定され、ビット番号14つまりデータ信号線DT14で下位装置(例えばサブシステム52)の接続(0)／非接続(1)が設定され、ビット番号15つまりデータ信号線DT15で上位装置(例えばホストシステム51)の接続(0)／非接続(1)が設定される。

【0127】

例えば図23に示す例では、少なくとも外付ROM54a、外付RAM54bおよびFROM (FLASH) 54cがデバイスとして接続されるので、これらに対応して、プロトコルコントローラ20におけるデータ信号線DT13, DT11, DT12はプルダウン抵抗113を介して低電位(GND)に接続されている。

【0128】

また、図24に示す例では、少なくとも外付RAM54bおよびFROM (FLASH) 54cがデバイスとして接続されるので、これらに対応して、プロトコルコントローラ20におけるデータ信号線DT11, DT12はプルダウン抵抗113を介して低電位(GND)に接続されている。

なお、図23および図24に示す例では、データ信号線DT0, DT1が、プルダウン抵抗113を介して低電位(GND)に接続されているので、図23や図24中には図示しないが、拡張I/Oおよび拡張バスも接続されていることになる。

【0129】

そして、CPU 21は、論理アドレスC00000を指定することにより得られた構成情報データに基づいて、自分の属するプロトコルコントローラ20に接続されているデバイスの接続状態（図27に示した各種デバイスのうちどのデバイスが接続されているか）を認識する認識部として機能することになる。

なお、上述とは逆に、デバイスがプロトコルコントローラ20に接続されている場合、データバス25のデータ信号線DTiを、プルアップ抵抗113を介して高電位に接続する一方、デバイスがプロトコルコントローラ20に接続されていない場合、データバス25のデータ信号線DTiを、プルダウン抵抗114を介して低電位に接続してもよい。

#### 【0130】

さて、次に、図25に示すフローチャート（ステップS1～S9）に従って、本実施形態のプロトコルコントローラ20のCPU 21におけるデバイス接続状態認識手順について説明する。なお、本実施形態では、CPU 21によりデバイスの接続／非接続を認識しながら、接続されているデバイスのドライバ／ハンドラ（デバイス制御プログラム）も起動させている。

#### 【0131】

システム起動時等において、CPU 21は、まず、外付ROM54aの先頭アドレスとして割り当てられている論理アドレスC00000をアドレスバス24により指定して、データバス25を通じて16ビットの構成情報データを獲得し、データ信号線DT13により得られたデータが“0”か否かを判断する（ステップS1）。つまり、CPU 21は、一番最初に、外付ROM54aが接続されているか否かを認識する。

#### 【0132】

そのデータが“0”である場合（ステップS1のYESルート）、CPU 21は、外付ROM54aが搭載されているものと判断し、この外付ROM54a上のOS521（図13，図15参照）を起動する（ステップS2）。一方、ステップS1でデータ信号線DT13のデータが“0”でない即ち“1”であると判断された場合（ステップS1のNOルート）、CPU 21は、外付ROM54aが未搭載であると判断し、内蔵ROM22上のOS521を起動する（ステップ

S3)。

【0133】

OS521を起動した後、CPU21は、データ信号線DT13以外のデータ信号線0～12および14, 15のデータを、順次チェックしてゆく。つまり、ビット番号xとして“0”を設定してから(ステップS4)、データ信号線DTx (x=0～12, 14, 15)により得られたデータが“1”か否かを判断する(ステップS5)。

【0134】

そのデータが“1”でない場合、即ち“0”である場合(ステップS5のNORルート)、CPU21は、ビット番号xに対応するデバイスDxのドライバ/ハンドラをデバイス制御プログラム群530(図13, 図15参照)の中から読み出して起動してから(ステップS6)、後述のステップS7へ移行する。

一方、ステップS5でデータ信号線DTxのデータが“1”であると判断された場合(ステップS5のYESルート)、CPU21は、デバイスDxが未搭載であると判断し、ビット番号xに1を加算し(ステップS7)、新たなビット番号xが既に判断済のビット番号13であれば、ビット番号xにさらに1を加算する(ステップS8)。

【0135】

そして、CPU21は、新たなビット番号xが“16”であるか否かを判断し(ステップS9)、x=16であれば(YESルート)、処理を終了する一方、x≠16であれば(NORルート)、ステップS5に戻り、同様の処理を繰り返す行なう。

このように、本実施形態のプロトコルコントローラ20におけるデバイス接続状態認識手法によれば、CPU21は、データ信号線DT0～DT15においてプルアップ抵抗113/プルダウン抵抗114により生成される高電位状態(1)/低電位状態(0)を構成情報データとして読み取るだけで、検出専用の信号線等を追加することなく、その構成情報データに基づいてデバイスの接続状態を認識し、そのデバイスに対応したドライバ/ハンドラ(デバイス制御プログラム)のみを起動させることができる。

【0136】

本実施形態のプロトコルコントローラ20に搭載されるROM22や外付ROM54aは、プロトコルコントローラ20に接続されうる全てのデバイスのためのドライバ/ハンドラ（デバイス制御プログラム）を有する制御プログラム5Aまたは5Bを格納することにより汎用化されているが、このような汎用化されたROM22、54aを用いた場合でも、CPU21は、上述のごとくデバイスを認識できるので、接続されたデバイスについてのドライバ/ハンドラ（デバイス制御プログラム）だけを起動させることができる。

【0137】

従って、プロトコルコントローラ20を組み込む取引装置（コンピュータシステム）毎に異なる制御プログラムを格納したROMを準備する必要がなくなり、ROMへのプログラム搭載に要する手間を省けるとともに部品管理を簡略化できるので、各種取引装置（システム）の製造に要するコストを大幅に削減することができる。

【0138】

〔3〕本実施形態におけるプロトコルコントローラとICカードとの間のデータ転送制御手法の説明

図11を参照しながら前述した通り、本実施形態においては、プロトコルコントローラ20とこのプロトコルコントローラ20に装着されうる最大6枚のICカード330との間にはデマルチプレクサ340が介装されている。

【0139】

つまり、本実施形態では、プロトコルコントローラ20とICカード330との間にデマルチプレクサ340を介装することにより、プロトコルコントローラ20は、2つのポートAおよびB、つまり2つのICカード制御回路36Aおよび36Bを用いて、最大6枚のICカード330に対する制御を行なえるように構成されている。

【0140】

このデマルチプレクサ340は、6枚のICカード330とプロトコルコントローラ20のICカード制御回路36A、36B（ポートA、B）との間を適宜



接続し、これらの間でのデータ転送を制御するデータ転送制御装置（カード切替器）として機能し、プロトコルコントローラ 20 のアクセス対象となる 2 枚の IC カード 330 と、ポート A および B とを選択的に切り替えて接続するものである。

#### 【0141】

以下に、デマルチプレクサ 340 の詳細かつ具体的な構成について、図 29 ～ 図 31 を参照しながら説明する。

なお、図 29 には、デマルチプレクサ 340 のうち、プロトコルコントローラ 20 と IC カード 330 との間で双方向通信される信号（データおよび C4/C8 信号）のための切替回路の構成が示され、図 30 には、デマルチプレクサ 340 のうち、プロトコルコントローラ 20 から IC カード 330 へ単方向で通信される信号（リセット信号）のための切替回路の構成が示され、図 31 には、デマルチプレクサ 340 のうち、IC カード 330 からプロトコルコントローラ 20 へ単方向で通信される信号（IC カード装着通知信号）のための切替回路の構成が示されている。また、図 11 と同様、図 29 ～ 図 31 において、6 枚の IC カード 330（ICC0 ～ ICC5）は、それぞれ、ポート番号 0 ～ 5 を付与された実際のカードポート（以下、ポート 0 ～ 5 と記す）に装着される。

#### 【0142】

図 29 ～ 図 31 に示すように、本実施形態のデマルチプレクサ 340 は、ゲートコントローラ 341 と、2 入力 1 出力のセレクタ 342-0 ～ 342-5，347-0 ～ 347-5 と、6 入力 1 出力のセレクタ 345A，345B，351A，351B と、ラッチ回路 343-0 ～ 343-5，348-0 ～ 348-5 と、3 ステート入出力ポート 344-0 ～ 344-5，346A，346B，349-0 ～ 349-5 と、をそなえて構成されている。

#### 【0143】

ゲートコントローラ 341 は、システムクロックの供給を受けて動作するとともに、プロトコルコントローラ 20 のカード選択回路 43 からのセレクト信号 CD SEL[0:4] に応じて、セレクタ 342-0 ～ 342-5，347-0 ～ 347-5，セレクタ 345A，345B，351A，351B と、ラッチ回路 343-0

～343-5, 348-0～348-5と、3ステート入出力ポート344-0～344-5, 346A, 346B, 349-0～349-5との動作を制御するものである。なお、セレクト信号CDSEL[0:4]の詳細については、図33および図34を参照しながら後述する。

【0144】

図29に示すように、デマルチプレクサ340において、プロトコルコントローラ20とICカード330との間で双方向通信される信号（データおよびC4/C8信号）のための切替回路には、セクタ342-0～342-5, 345A, 345B, ラッチ回路343-0～343-5, 3ステート入出力ポート344-0～344-5および3ステート入出力ポート346A, 346Bがそなえられている。

【0145】

ここで、セクタ342-0～342-5は、ゲートコントローラ341により制御され、プロトコルコントローラ20の2つのポートA, Bから出力されたデータ（もしくはC4/C8信号）のうちのいずれか一方を選択的に切り替えて、6枚のICカード330（ICC0～ICC5）側へそれぞれ出力するものである。

【0146】

ラッチ回路343-0～343-5は、ゲートコントローラ341により制御され、それぞれ、ICC0～ICC5が非アクセス対象である場合に非アクセス状態へ遷移する直前にセクタ342-0～342-5から出力された信号をラッチするものである。

3ステート入出力ポート344-0～344-5は、それぞれ、ICC0～ICC5が非アクセス対象である場合もしくはICC0～ICC5に対して出力すべき信号が“1”つまりHigh状態である場合に、ハイインピーダンス状態となるようにゲートコントローラ341により制御されるものである。

【0147】

セクタ345A, 345Bは、ゲートコントローラ341により制御され、6枚のICカード330から出力されたデータ（もしくはC4/C8信号）のう

ちのいずれか一つを選択的に切り替えてプロトコルコントローラ 20 のポート A, B に出力するものである。

上述の構成により、プロトコルコントローラ 20 のポート A に接続されるべき IC カード 330 からのデータや C4/C8 信号は、セクタ 345A により選択されてプロトコルコントローラ 20 のポート A に入力され、プロトコルコントローラ 20 のポート B に接続されるべき IC カード 330 からのデータや C4/C8 信号は、セクタ 345B により選択されてプロトコルコントローラ 20 のポート B に入力される。また、ICCi ( $i = 0 \sim 5$ ) に接続されるべきプロトコルコントローラ 20 のポート A または B からのデータや C4/C8 信号は、セクタ 342-i により選択され、ラッチ回路 343-i および 3 ステート入出力ポート 344-i を介して、ICCi に出力される。

#### 【0148】

図 30 に示すように、デマルチプレクサ 340 において、プロトコルコントローラ 20 から IC カード 330 へ単方向で通信される信号（リセット信号）のための切替回路には、セクタ 347-0 ~ 347-5, ラッチ回路 348-0 ~ 348-5 および 3 ステート入出力ポート 349-0 ~ 349-5 がそなえられている。

#### 【0149】

セクタ 347-0 ~ 347-5 は、ゲートコントローラ 341 により制御され、プロトコルコントローラ 20 の 2 つのポート A, B から出力されたりセット信号のうちのいずれか一方を選択的に切り替えて 6 枚の IC カード 330 (ICC0 ~ ICC5) 側へそれぞれ出力するものである。

ラッチ回路 348-0 ~ 348-5 は、ゲートコントローラ 341 により制御され、それぞれ、ICC0 ~ ICC5 が非アクセス対象である場合に非アクセス状態へ遷移する直前にセクタ 342-0 ~ 342-5 から出力されたりセット信号をラッチするものである。

#### 【0150】

3 ステート入出力ポート 349-0 ~ 349-5 は、それぞれ、ICC0 ~ ICC5 が非アクセス対象である場合もしくは ICC0 ~ ICC5 に対して出力す

べき信号が“1”つまりHigh状態である場合に、ハイインピーダンス状態となるようにゲートコントローラ341により制御されるものである。

上述の構成により、ICC*i* (*i* = 0 ~ 5) に接続されるべきプロトコルコントローラ20のポートAまたはBからのリセット信号は、セクタ347-*i*により選択され、ラッチ回路348-*i* および3ステート入出力ポート349-*i* を介して、ICC*i* に出力される。

#### 【0151】

図31に示すように、デマルチプレクサ340において、ICカード330からプロトコルコントローラ20へ単方向で通信される信号（ICカード装着通知信号）のための切替回路には、セクタ351A, 351Bがそなえられている。

前述した通り、プロトコルコントローラ20のポートA, BとICカード330用のポート0~5との間にはICカード装着通知線がそなえられており、ポート0~5のそれぞれにICカード（ICC0~ICC5）330が装着されているか否かの情報（ICカード装着通知信号）が、プロトコルコントローラ20のポートA, B（ICカード制御回路36A, 36B）へ単方向で通知されるようになっている。

#### 【0152】

そして、セクタ351A, 351Bは、ゲートコントローラ341により制御され、6枚のICカード330から出力されたICカード装着通知信号のうちのいずれか一つを選択的に切り替えてプロトコルコントローラ20のポートA, Bに出力するものである。

上述の構成により、プロトコルコントローラ20のポートAに接続されるべきICカード330からのICカード装着通知信号は、セクタ345Aにより選択されてプロトコルコントローラ20のポートAに入力され、プロトコルコントローラ20のポートBに接続されるべきICカード330からのICカード装着通知信号は、セクタ345Bにより選択されてプロトコルコントローラ20のポートBに入力される。

#### 【0153】

図 3 2 は、本実施形態のプロトコルコントローラ 2 0 に接続される最大 6 枚の IC カード 3 3 0 への電源供給系の構成を示すものである。なお、この図 3 2 においても、6 枚の IC カード 3 3 0 (ICC 0 ~ ICC 5) は、それぞれ、ポート番号 0 ~ 5 を付与された実際のカードポート (以下、ポート 0 ~ 5 と記す) に装着される。

## 【0154】

図 3 2 に示すように、本実施形態の電源供給系は、図 1 1 を参照しながら前述した通り、デマルチプレクサ 3 4 0、電圧セクタ 3 6 0 およびパワーレギュレータ (電源調節器) 3 7 0 により構成されている。

ここで、前述したように、パワーレギュレータ 3 7 0 は、3 V と 5 V の 2 種類の電圧を生成・出力するもので、電圧セクタ 3 6 0 は、デマルチプレクサ 3 4 0 からの指示に応じて、3 V または 5 V の電圧を選択して各 IC カード 3 3 0 に印加・供給するものである。

## 【0155】

そして、電圧セクタ 3 6 0 は、2 入力 1 出力のセクタ 3 6 1-0 ~ 3 6 1-5 をそなえて構成される。これらのセクタ 3 6 1-0 ~ 3 6 1-5 は、デマルチプレクサ 3 4 0 (ゲートコントローラ 3 4 1) により制御され、それぞれ、ICC 0 ~ ICC 5 が装着されている場合、常時、パワーレギュレータ 3 7 0 からの 2 種類の電圧 3 V、5 V のうちのいずれか一方を選択的に切り替えて 6 枚の IC カード 3 3 0 (ICC 0 ~ ICC 5) に電源として供給するものである。

## 【0156】

このとき、デマルチプレクサ 3 4 0 (ゲートコントローラ 3 4 1) は、プロトコルコントローラ 2 0 のカード用電源制御回路 4 2 (図 1 1 参照) からの信号に応じて、電圧セクタ 3 6 0 のセクタ 3 6 1-0 ~ 3 6 1-5 を制御する。

上述の構成により、ICC  $i$  ( $i = 0 \sim 5$ ) に供給すべき電源電圧が 3 V である場合には、パワーレギュレータ 3 7 0 からの電圧 3 V の電源がセクタ 3 6 1- $i$  により選択されて ICC  $i$  に供給される一方、ICC  $i$  ( $i = 0 \sim 5$ ) に供給すべき電源電圧が 5 V である場合には、パワーレギュレータ 3 7 0 からの電圧 5 V の電源がセクタ 3 6 1- $i$  により選択されて ICC  $i$  に供給される。

【 0 1 5 7 】

なお、図 1 1 に示した通り、本実施形態のプロトコルコントローラ 2 0 に対して接続されうる最大 6 枚の I C カード 3 3 0 のそれぞれに対しては、プロトコルコントローラ 2 0 における 6 つのカード用クロック生成回路 3 8 からクロック信号線 3 5 0 を通じて供給すべきクロック信号（制御クロック）がそれぞれ供給される。つまり、本実施形態においては、各 I C カード 3 3 0 で用いられるクロック信号は、プロトコルコントローラ 2 0 から、I C カード 3 3 0 と同数（6 本）のクロック信号線 3 5 0 を通じて、各 I C カード 3 3 0 に供給される一方、6 枚の I C カード 3 3 0 が、デマルチプレクサ 3 4 0 を介して、プロトコルコントローラ 2 0 の 2 つのポート A，B に設けられたデータ転送用信号線（データ線，C 4 信号線，C 8 信号線，リセット信号線など）を共用する。

【 0 1 5 8 】

次に、プロトコルコントローラ 2 0 のカード選択回路 4 3 からデマルチプレクサ 3 4 0 へのセレクト信号 CDSEL [0:4] について、図 3 3 および図 3 4 を参照しながら説明する。なお、図 3 3 は、本実施形態のプロトコルコントローラ 2 0 において、デマルチプレクサ 3 4 0 へセレクト信号 CDSEL [0:4] を出力する際に用いられる I C カードポート割当レジスタ（CDSEL）の構成を示す図であり、図 3 4 はその I C カードポート割当レジスタの各ビットの意味を説明するための図である。

【 0 1 5 9 】

図 3 3 に示すように、I C カードポート割当レジスタ（CDSEL）は、例えば論理アドレス 0 0 2 0 8 0 に設定される 1 バイトデータで、その下位 5 ビット（ビット番号 0 ～ 4）が用いられる。

このような 5 ビットのセレクト信号 CDSEL [0:4] を図 3 4 に示すように設定することにより、プロトコルコントローラ 2 0 のポート A に接続すべき I C カード 3 3 0（I C C 0 ～ I C C 5 のうちのいずれか一つ）と、プロトコルコントローラ 2 0 のポート B に接続すべき I C カード 3 3 0（ポート A に接続される I C カード 3 3 0 以外のもの）とが選択される。

【 0 1 6 0 】



ただし、図34に示すように、セレクト信号CDSEL[0:4]の5ビットを全て“0”とした場合には、このセレクト信号CDSEL[0:4]は、デマルチプレクサ340（ラッチ回路343-0～343-5，348-0～348-5を含む）のリセット指示信号として用いられる。また、セレクト信号CDSEL[0:4]の5ビットを全て“1”とした場合には、このセレクト信号CDSEL[0:4]は、ICカード330に対す全ての出力信号をラッチ回路343-0～343-5，348-0～348-5によりラッチするためのラッチ指示信号として用いられる。

## 【0161】

次に、セレクト信号CDSEL[0:4]によるデマルチプレクサ340の具体的な切替動作については、図35および図36を参照しながら後述する。なお、図35および図36は、いずれも、本実施形態におけるデマルチプレクサ340の切替動作を説明するためのタイムチャートである。

図35では、プロトコルコントローラ20が、2つのポートA，Bから一定周期の方形波を常時出力している状態でセレクト信号CDSEL[0:4]によりデマルチプレクサ340を制御してポートA，Bと接続されるICカード330（ICC0～ICC6）を切り替えた場合について、デマルチプレクサ340から各ICカード330（ICC0～ICC6）へ出力される信号波形が示されている。

## 【0162】

図36では、ICカード330（ICC0～ICC6）が一定周期の方形波を常時出力している状態で、プロトコルコントローラ20がセレクト信号CDSEL[0:4]によりデマルチプレクサ340を制御してポートA，Bと接続されるICカード330（ICC0～ICC6）を切り替えた場合について、デマルチプレクサ340からプロトコルコントローラ20のポートA，Bへ入力される信号波形が示されている。

## 【0163】

これらの図35および図36において、時刻 $t_0 \sim t_1$ では、セレクト信号CDSEL[0:4]が“11101”でポートAにはICC5が接続されるとともにポートBにはICC3が接続される。同様に、時刻 $t_2 \sim t_3$ では、セレクト信号CDSEL[0:4]が“11110”でポートAにはICC5が接続されるとともにポートB

には ICC4 が接続され、時刻 t8～t9 では、セレクト信号 CDSEL[0:4] が “0001” でポート A には ICC0 が接続されるとともにポート B には ICC1 が接続され、時刻 t10～t11 では、セレクト信号 CDSEL[0:4] が “00010” でポート A には ICC0 が接続されるとともにポート B には ICC2 が接続され、時刻 t12～t13 では、セレクト信号 CDSEL[0:4] が “00011” でポート A には ICC0 が接続されるとともにポート B には ICC3 が接続される。また、時刻 t4～t5 および t6～t7 では、セレクト信号 CDSEL[0:4] が “00000” であるため、前述した通り、リセット信号 XRST（ローアクティブ）が生成されている。

## 【0164】

図 3.5 に示すように、デマルチプレクサ 340 から各 IC カード 330（ICC0～ICC6）へ出力される信号は、セレクト信号 CDSEL[0:4] により接続先の IC カード 330 が切り替わる度にラッチされ、切替直前の状態が保持されている。そして、選択された IC カード 330 には、対応するポート A または B からの信号が出力される。

## 【0165】

図 3.6 に示すように、各 IC カード 330（ICC0～ICC6）からデマルチプレクサ 340 へ入力された信号は、セレクト信号 CDSEL[0:4] に応じて、対応するポート A または B から切替・出力される。

図 1.1 を参照しながら前述した通り、プロトコルコントローラ 20 においてはポート A，B 毎に IC カード制御回路 36A，36B がそなえられており、各 IC カード制御回路 36A，36B が、プロトコルコントローラ 20 内の CPU 21 からの指示を受けて動作することにより、プロトコルコントローラ 20 から各 IC カード 330 に対するアクセスが行なわれることになる。

## 【0166】

また、通信中の各 IC カード 330 は、各 IC カード制御回路 36A，36B からのコマンドを受信すると、そのコマンドに応じたレスポンスを各 IC カード制御回路 36A，36B へ送信する。通信中以外（非アクセス対象）の IC カード 330 は、クロック信号線 350 によりクロック信号を供給されるとともに電

圧セクタ 360 およびパワーレギュレータ 370 により所定電圧 (3V/5V) の電源供給を受けて、コマンド待ち状態となっており、いつでも各 IC カード制御回路 36A, 36B からのコマンドを受信できるようになっている。

【0167】

そして、プロトコルコントローラ 20 に複数の IC カード 330 を接続した状態で、プロトコルコントローラ 20 の CPU 21 からの指示を受けた 2 つの IC カード制御回路 36A, 36B が同時に動作することにより、2 つのポート A, B に、デマルチプレクサ 340 を介して接続された 2 つの可搬型媒体 330 に対するアクセスが行なわれている。このようにして 2 つの可搬型媒体 330 に対するアクセスを同時に行なうことにより、処理装置 300 は、2 つの可搬型媒体 330 と 330 との間でデータ転送処理を行なっている。

【0168】

このように、本実施形態におけるデータ転送制御手法によれば、デマルチプレクサ 340 を用いて 2 つのポート A, B と 6 枚の IC カード 330 との間の接続状態の切替を行なうことにより、プロトコルコントローラ 20 側におけるポートの数よりも多くの IC カード 330 に対してアクセスすることができるので、プロトコルコントローラ 20 によって制御すべき IC カード 330 の数を増加させる場合に、プロトコルコントローラ 20 側のポートや IC カード制御回路を増加させる必要がなくなる。

【0169】

従って、プロトコルコントローラ 20 の製造コストを増大させることなく、制御対象の IC カード 330 の数を増やすことができる。特に、本実施形態のように、集積化されたプロトコルコントローラ 20 では、制御対象の IC カード 330 の数を増やしても、多数本のラインや IC カード制御回路を高密度で集積する必要がなくなり、製造コストや回路規模の削減に著しく寄与する。

【0170】

また、非アクセス対象の IC カード 330 に対する信号状態をラッチしておくことにより、その IC カード 330 が非アクセス対象からアクセス対象に切り替わった直後にその IC カード 330 に対する信号状態がばたついて不安定になる

のを確実に防止することができる。

さらに、プロトコルコントローラ 20 からのセレクト信号 CDSEL [0:4] を用いて、デマルチプレクサ 340 による切替動作およびラッチ回路 343-0~343-5, 348-0~348-5 のラッチ動作をリセットしたり、複数の IC カード 330 に対する全ての出力信号をラッチ回路 343-0~343-5, 348-0~348-5 でラッチしたりすることができるので、様々な状況に対応して、デマルチプレクサ 340 の動作状態やラッチの状態を容易に制御することができる。

#### 【0171】

なお、プロトコルコントローラ 20 に接続される IC カード 330 の枚数が 2 枚以下である場合には、外部のデマルチプレクサ 340 を用いずに、プロトコルコントローラ 20 の 2 つのポート A, B から直接的に IC カード 330 を制御してもよい。

また、本実施形態では、デマルチプレクサ 340 をプロトコルコントローラ 20 とは別体としているが、デマルチプレクサ 340 をプロトコルコントローラ 20 と同じチップ上に集積してプロトコルコントローラ 20 と一体化してもよい。

#### 【0172】

さらに、本実施形態では、プロトコルコントローラ 20 のポート数が 2、プロトコルコントローラ 20 に接続される IC カード 330 の最大枚数が 6 である場合について説明しているが、本発明はこれらの数に限定されるものではない。

#### 〔4〕その他

なお、本発明は上述した実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲で種々変形して実施することができる。

#### 【0173】

例えば、上述した実施形態では、可搬型媒体が IC カードである場合について説明しているが、本発明は、これに限定されるものではなく、例えば光カード、無線カード等の可搬型媒体にも同様に適用され、上述した実施形態と同様の作用効果を得ることができる。

また、上述した実施形態では、電子マネーが 2 種類である場合について説明し

たが、本発明は、これに限定されず、3種類以上の電子マネーを取り扱う場合であれば、各電子マネーのプロトコルに対応したプロトコル制御プログラムをそなえて制御プログラム5Aや5Bを構成することにより、上述した実施形態と同様の作用効果を得ることができる。

【0174】

さらに、上述した実施形態では、本発明の集積回路を適用される装置が、電子マネーをデータとして取り扱う各種取引装置である場合について説明したが、本発明は、これに限定されるものではなく、可搬型媒体に格納される各種データ（医療データ、個人データ等）を取り扱う各種装置にも適用され、上述した実施形態と同様の作用効果を得ることができる。

【0175】

【発明の効果】

以上詳述したように、本発明のプロトコル制御用集積回路（請求項1～23）によれば、電子マネーを取り扱うために必要なハードウェア（インタフェース回路や周辺制御回路）やソフトウェア（複数の異なる方式の電子マネー用プロトコルに対応して作成された制御プログラム）を一つのチップ上に集積して集積回路が構成されているので、汎用性の極めて高い集積回路を提供でき、その集積回路を電子マネー対応の各種取引装置で共通に利用することができ、各種取引装置の設計・開発工数を大幅に削減でき、認定機関等による認定工数（認定を受けるための検証工数）も大幅に削減できるとともに、信頼性の向上および高いセキュリティ性能を実現できる効果がある。

【0176】

また、本発明のプロトコル制御用集積回路（請求項24）によれば、プロトコルの異なる複数方式のデータ通信を行なうために必要なハードウェアや制御プログラムやソフトウェアを一つのチップ上に集積しているので、汎用性の極めて高い集積回路を提供でき、その集積回路を、可搬型媒体と通信してデータのやり取りを行なう各種装置で共通に利用することができ、各種装置の設計・開発工数を大幅に削減でき、認定機関等による認定工数（認定を受けるための検証工数）も大幅に削減できるとともに、信頼性の向上および高いセキュリティ性能を実現で

きる効果がある。

【図面の簡単な説明】

【図 1】

本発明の原理ブロック図である。

【図 2】

本発明の原理ブロック図である。

【図 3】

本発明の原理ブロック図である。

【図 4】

本発明の原理ブロック図である。

【図 5】

本発明の原理ブロック図である。

【図 6】

本発明の原理ブロック図である。

【図 7】

本発明の原理ブロック図である。

【図 8】

本発明の原理ブロック図である。

【図 9】

本発明の原理ブロック図である。

【図 10】

本発明の原理ブロック図である。

【図 11】

本発明の一実施形態としてのプロトコル制御用集積回路（プロトコルコントローラ）の構成を模式的に示す図である。

【図 12】

本実施形態における外付ROM（外部ROM）の識別手法を説明すべく、本実施形態のプロトコルコントローラにおけるアドレス空間の構成を示す図である。

【図 13】



本実施形態のプロトコルコントローラにおける制御プログラムの構造を示すブロック図である。

【図 1 4】

本実施形態のプロトコルコントローラにおいて用いられる制御電文の構成を説明するための図である。

【図 1 5】

本実施形態のプロトコルコントローラにおける制御プログラムの構造の他例を示すブロック図である。

【図 1 6】

(a) , (b) は、いずれも、本実施形態において、モジュール識別子と経路識別子との対応関係を保持するテーブルの内容を説明するための図である。

【図 1 7】

本実施形態のプロトコルコントローラのカスケード接続例を示す図である。

【図 1 8】

本実施形態のプロトコルコントローラを用いた取引処理の一例を説明するための図である。

【図 1 9】

本実施形態のプロトコルコントローラを用いた取引処理の他例を説明するための図である。

【図 2 0】

本実施形態のプロトコルコントローラを適用した A T M の構成例を示すブロック図である。

【図 2 1】

本実施形態のプロトコルコントローラを適用した P O S システムおよび外部カードリーダー／ライタの構成例を示すブロック図である。

【図 2 2】

本実施形態のプロトコルコントローラを適用した携帯 P O S 端末の構成例を示すブロック図である。

【図 2 3】

本実施形態のプロトコルコントローラにおけるデバイス接続状態認識手法を説明するための回路図である。

【図 24】

本実施形態のプロトコルコントローラにおけるデバイス接続状態認識手法を説明するための回路図である。

【図 25】

本実施形態のプロトコルコントローラにおけるデバイス接続状態認識手順を説明するためのフローチャートである。

【図 26】

本実施形態のプロトコルコントローラにおける構成情報レジスタ（HWSTR）の構成を示す図である。

【図 27】

本実施形態のプロトコルコントローラにおける構成情報レジスタの各ビットの意味を説明するための図である。

【図 28】

本実施形態のプロトコルコントローラにおける構成情報レジスタの各ビットの意味を説明するための図である。

【図 29】

本実施形態においてプロトコルコントローラと IC カードとの間にそなえられたデマルチプレクサ（データ転送制御装置）の構成を示すブロック図である。

【図 30】

本実施形態においてプロトコルコントローラと IC カードとの間にそなえられたデマルチプレクサ（データ転送制御装置）の構成を示すブロック図である。

【図 31】

本実施形態においてプロトコルコントローラと IC カードとの間にそなえられたデマルチプレクサ（データ転送制御装置）の構成を示すブロック図である。

【図 32】

本実施形態のプロトコルコントローラに接続される IC カードへの電源供給系の構成を示すブロック図である。

【図 3 3】

本実施形態のプロトコルコントローラにおいてデマルチプレクサへセレクト信号を出力する際に用いる IC カードポート割当レジスタ (CDSEL) の構成を示す図である。

【図 3 4】

本実施形態のプロトコルコントローラにおける IC カードポート割当レジスタの各ビットの意味を説明するための図である。

【図 3 5】

本実施形態におけるデマルチプレクサの動作を説明するためのタイムチャートである。

【図 3 6】

本実施形態におけるデマルチプレクサの動作を説明するためのタイムチャートである。

【符号の説明】

- 1 処理部
- 2 記憶部
- 3 インタフェース回路
- 4 チップ
- 5, 5 A, 5 B 制御プログラム
- 6 媒体制御回路 (周辺制御回路)
- 7 通信制御回路 (周辺制御回路)
- 8 表示制御回路 (周辺制御回路)
- 9 入力制御回路 (周辺制御回路)
- 10 プロトコル制御用集積回路
- 11 プログラム格納用外部記憶部
- 11 a プログラム
- 12 識別手段
- 13, 130 制御電文
- 131 電子マネー種別フィールド

- 1 3 2 取引種別フィールド
- 1 3 3 デバイス種別フィールド
- 1 3 4 命令フィールド
- 1 3 5 データ長フィールド
- 1 3 6 データフィールド
- 1 4 外部装置
  - 1 4 a モジュール
- 1 5 処理装置
  - 1 5 a アプリケーションプログラム
- 2 0 プロトコル制御用集積回路（プロトコルコントローラ）
- 2 1 CPU（処理部）
- 2 2 ROM（記憶部）
- 2 3 RAM
- 2 4 アドレスバス
- 2 5 データバス
- 2 6 シリアル送受信制御回路（通信制御回路，周辺制御回路）
- 2 7 メモリパリティ生成／チェック回路（周辺制御回路）
- 2 9 LCD制御回路（表示制御回路，周辺制御回路）
- 3 1 キーボード制御回路（入力制御回路，周辺制御回路）
- 3 2 グリーンボタン制御回路（入力制御回路，周辺制御回路）
- 3 3 パルス生成回路（表示制御回路，周辺制御回路）
- 3 4 MSシリアル入力制御回路（周辺制御回路）
- 3 5 カード搬送制御回路（周辺制御回路）
- 3 6 A，3 6 B ICカード制御回路（媒体制御回路，周辺制御回路）
- 3 8 カード用クロック生成回路（周辺制御回路）
- 3 9 カード用リセット制御回路（ICカード制御回路，媒体制御回路）
- 4 0 カード用C4／C8制御回路（ICカード制御回路，媒体制御回路）
- 4 1 カード用データ入出力制御回路（ICカード制御回路，媒体制御回路）
- 4 2 カード用電源制御回路

- 43 カード選択回路
- 50a~50c RS232Cドライバ
- 50d~50g シリアルドライバ/レシーバ
- 51 ホストシステム (外部装置)
- 52 サブシステム (外部装置)
- 53 プリンタ (外部装置)
- 54 外部メモリ (外部記憶部)
- 54a ROM (外付ROM, プログラム格納用外部記憶部)
- 54b RAM (外付RAM, 外部記憶部)
- 54c FLASH ROM (外部記憶部)
- 56 LCD (表示装置)
- 59 バス制御回路
- 60 キーボード (KB, 入力装置)
- 61, 61a, 61b グリーンボタン (GB, 入力装置)
- 62 ブザー (表示装置)
- 63 MSリーダ (入力装置)
- 64 カードコンベヤ
- 70 電子マネー (ICカード) 対応ユニット
- 71 ネットワーク
- 72 上位処理部 (CPU)
- 80 ATM (Automatic Teller Machine)
- 81 制御回路
- 82 スクリーン/タッチパネル
- 83 プリンタ
- 84 カードリーダ/ライタ
- 86 エンボス部
- 87 磁気ストライプ部 (MS)
- 88 プロトコルコントローラブロック
- 88a PINパッド

- 90 POSシステム
- 91 メインボード
- 92 ディスプレイ
- 93 プリンタ
- 94 MSリーダ
- 95 キーボード (KB)
- 96 ドロア (引出)
- 97 リーダ/ライタインタフェースアダプタ
- 113 プルアップ抵抗
- 114 プルダウン抵抗
- ~~150 外部カードリーダ/ライタ~~
- 160 携帯POS端末
- 161 メインボード
- ~~162 ディスプレイ~~
- 163 タッチパネル
- 164 キーボード (KB)
- 165 ブザー (Bz)
- 166 プリンタ
- 166 PCカードインタフェース (PCMCIA)
- 167 無線通信部 (SSRF)
- 168 スキャナ
- 169 ホスト
- 170 シリアルドライバ/レシーバ
- 171 プロトコルコントローラブロック
- 330, 330-1, 330-2 ICカード (可搬型媒体)
- 331 SIM
- 340 デマルチプレクサ (データ転送制御装置, カード切替器)
- 341 ゲートコントローラ
- 342-0~342-5 セレクタ



- 343-0~343-5    ラッチ回路
- 344-0~344-5    3ステート入出力ポート
- 345A, 345B    セレクタ
- 346A, 346B    3ステート入出力ポート
- 347-0~347-5    セレクタ
- 348-0~348-5    ラッチ回路
- 349-0~349-5    3ステート入出力ポート
- 350    クロック信号線
- 351A, 351B    セレクタ
- 360    電圧セレクタ
- ~~361-0~361-5    セレクタ~~
- 370    パワーレギュレータ (電源調節器)
- 501    デバイス制御プログラム
- ~~502    プロトコル制御プログラム~~
- 503    アプリケーションプログラム
- 504    経路制御プログラム
- 505    通信制御プログラム
- 506    テーブル
- 510    モジュール群
- 520    ブートプログラム (BOOT)
- 521    OS (オペレーティングシステム)
- 522    アプリケーションプログラム
- 523-1    第1電子マネー用プロトコル制御プログラム
- 523-2    第2電子マネー用プロトコル制御プログラム
- 530    デバイス制御プログラム群
- 531A    プリンタハンドラ
- 532A    HOST手順ハンドラ (デバイス制御プログラム, 通信  
ラム)
- 531B/532B    RS232Cドライバ (デバイス制御プログラム, 通信

制御プログラム)

5 3 3 A LCD ハンドラ (デバイス制御プログラム)

5 3 3 B LCD ドライバ (デバイス制御プログラム)

5 3 4 A KB ハンドラ (デバイス制御プログラム)

5 3 4 B KB ドライバ (デバイス制御プログラム)

5 3 5 A GB ハンドラ (デバイス制御プログラム)

5 3 5 B GB ドライバ (デバイス制御プログラム)

5 3 6 A IC ハンドラ (デバイス制御プログラム)

5 3 6 B IC ドライバ (デバイス制御プログラム)

5 3 7 B RS 2 3 2 C ドライバ (デバイス制御プログラム, 通信制御プログ

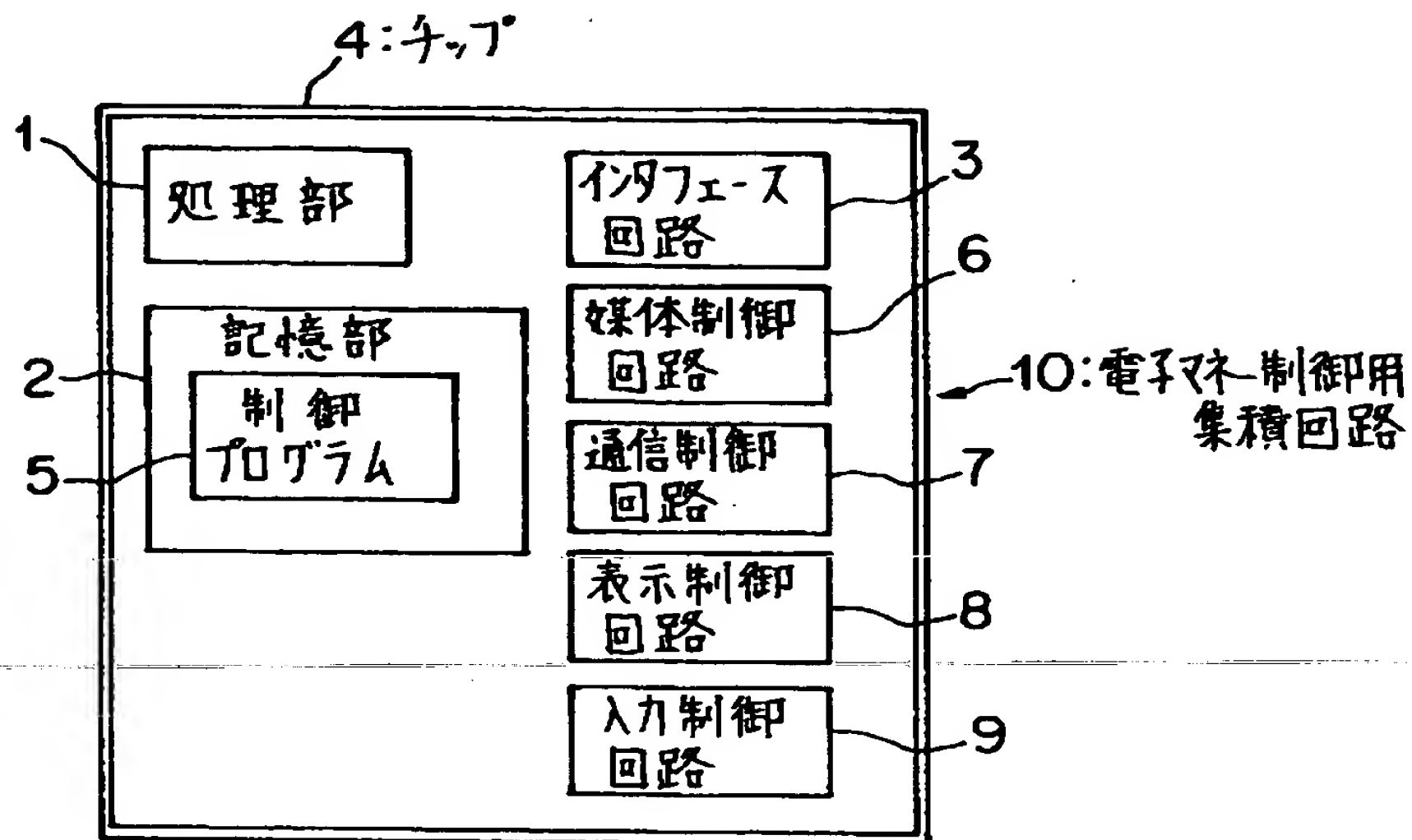
ラム)

5 4 0 デバイスルータ (経路制御プログラム)

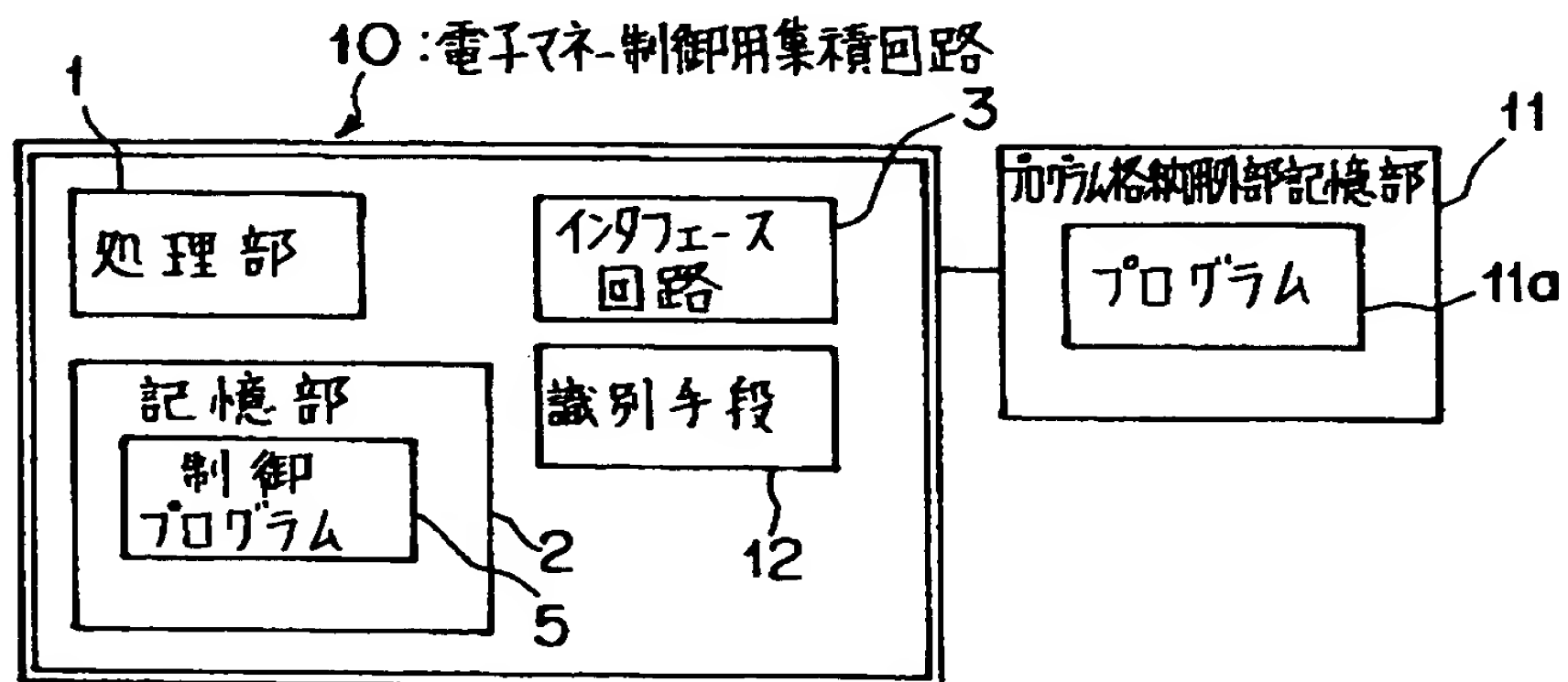
5 5 0 テーブル

【書類名】 図面

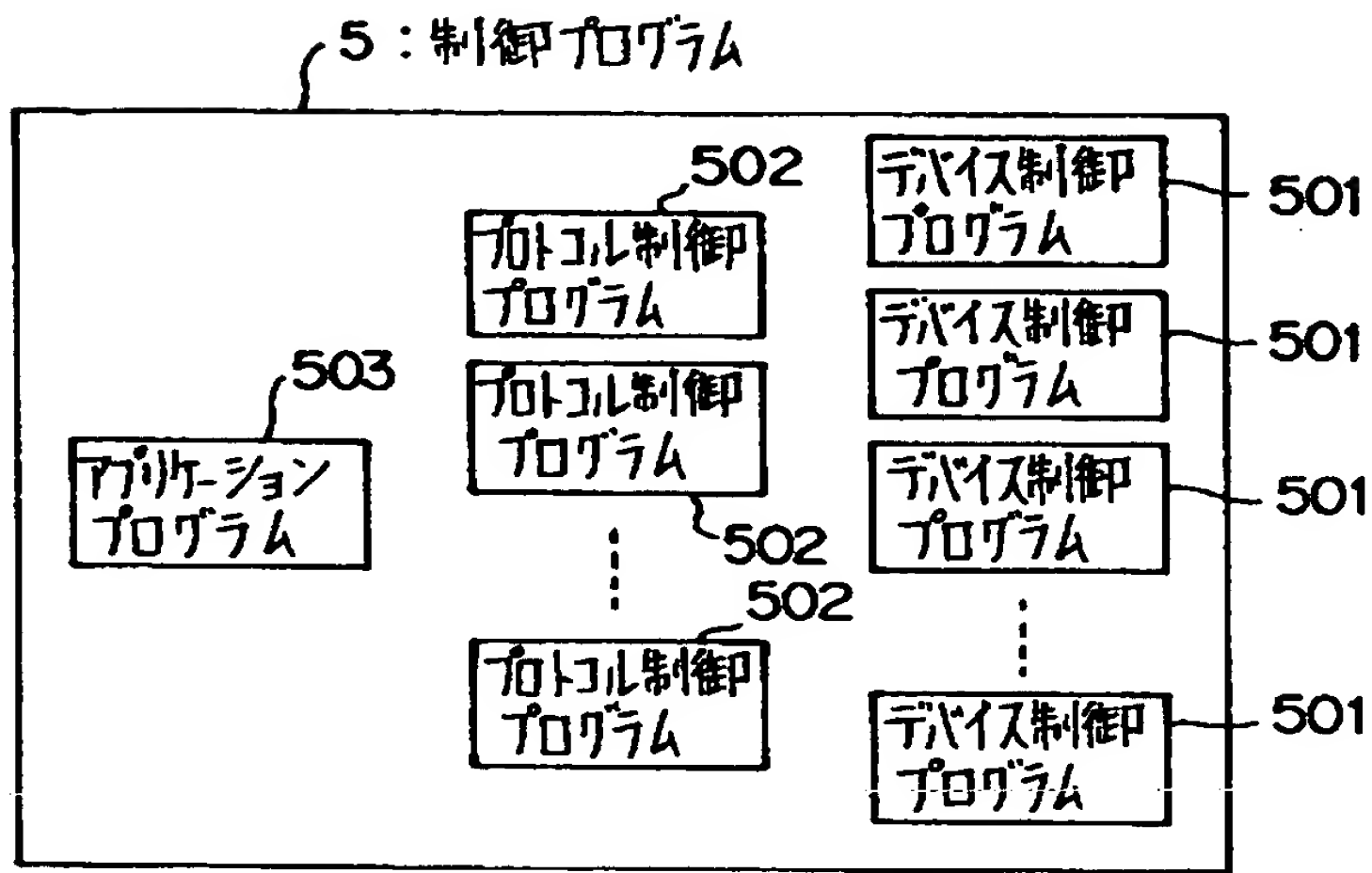
【図 1】



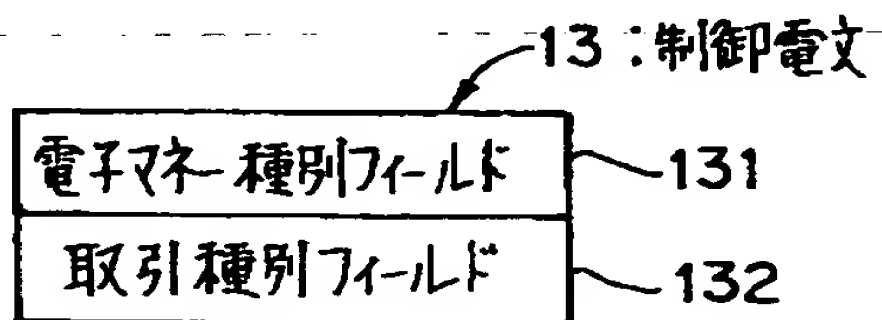
【図 2】



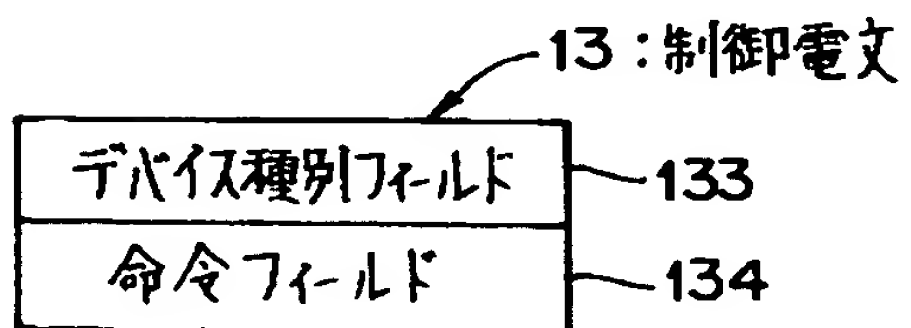
【図 3】



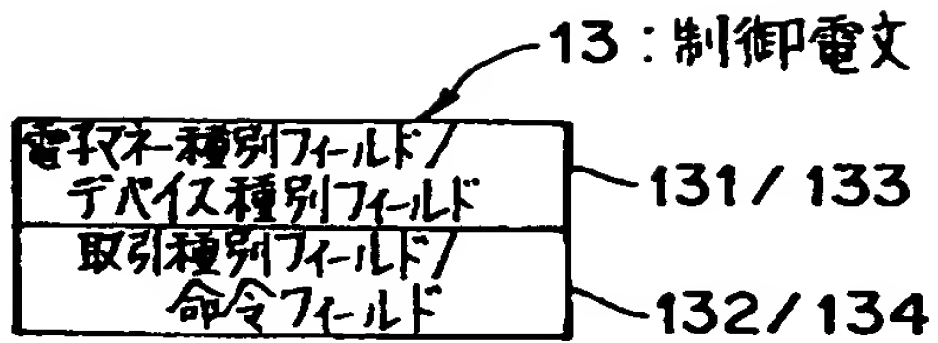
【図 4】



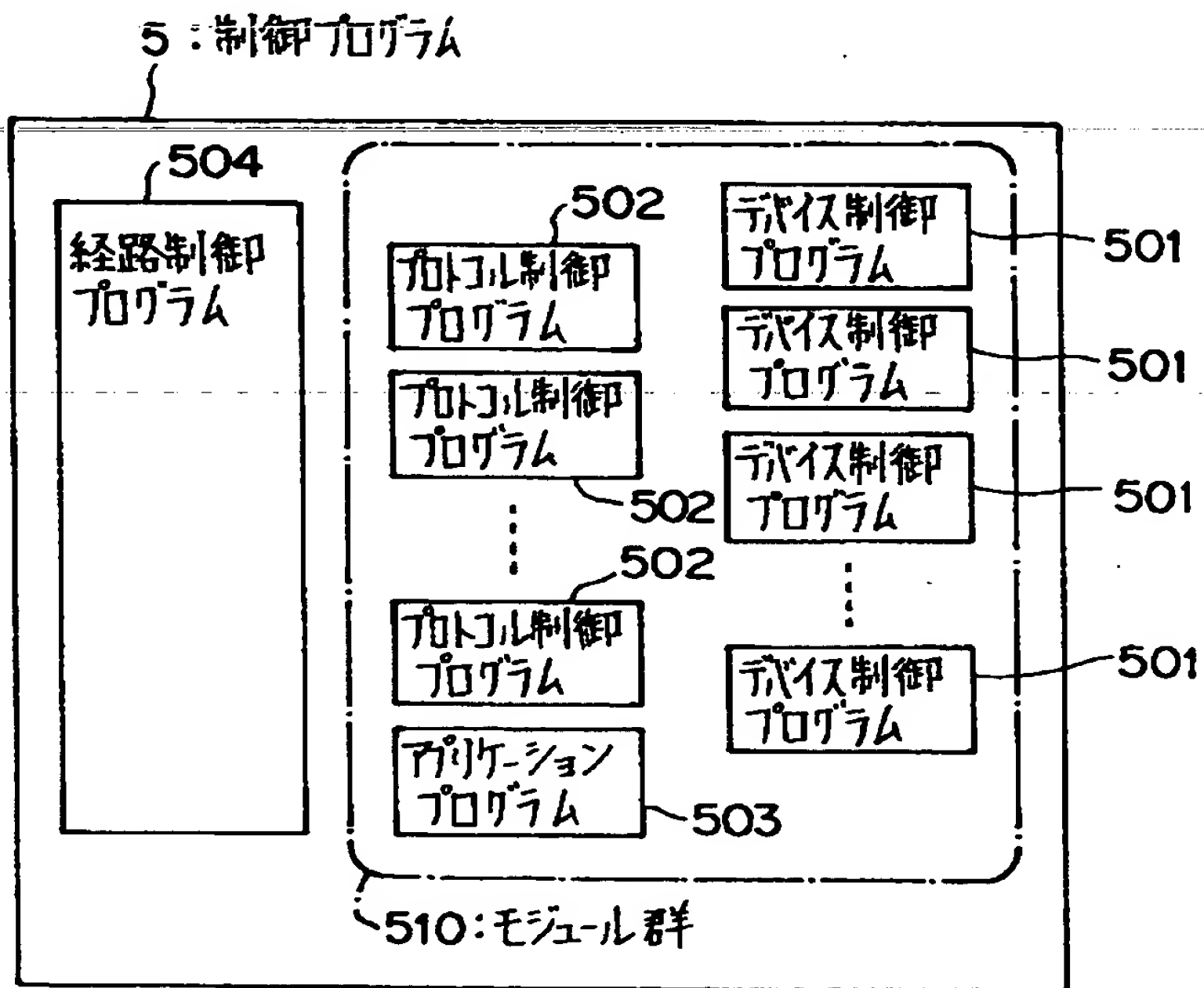
【図 5】



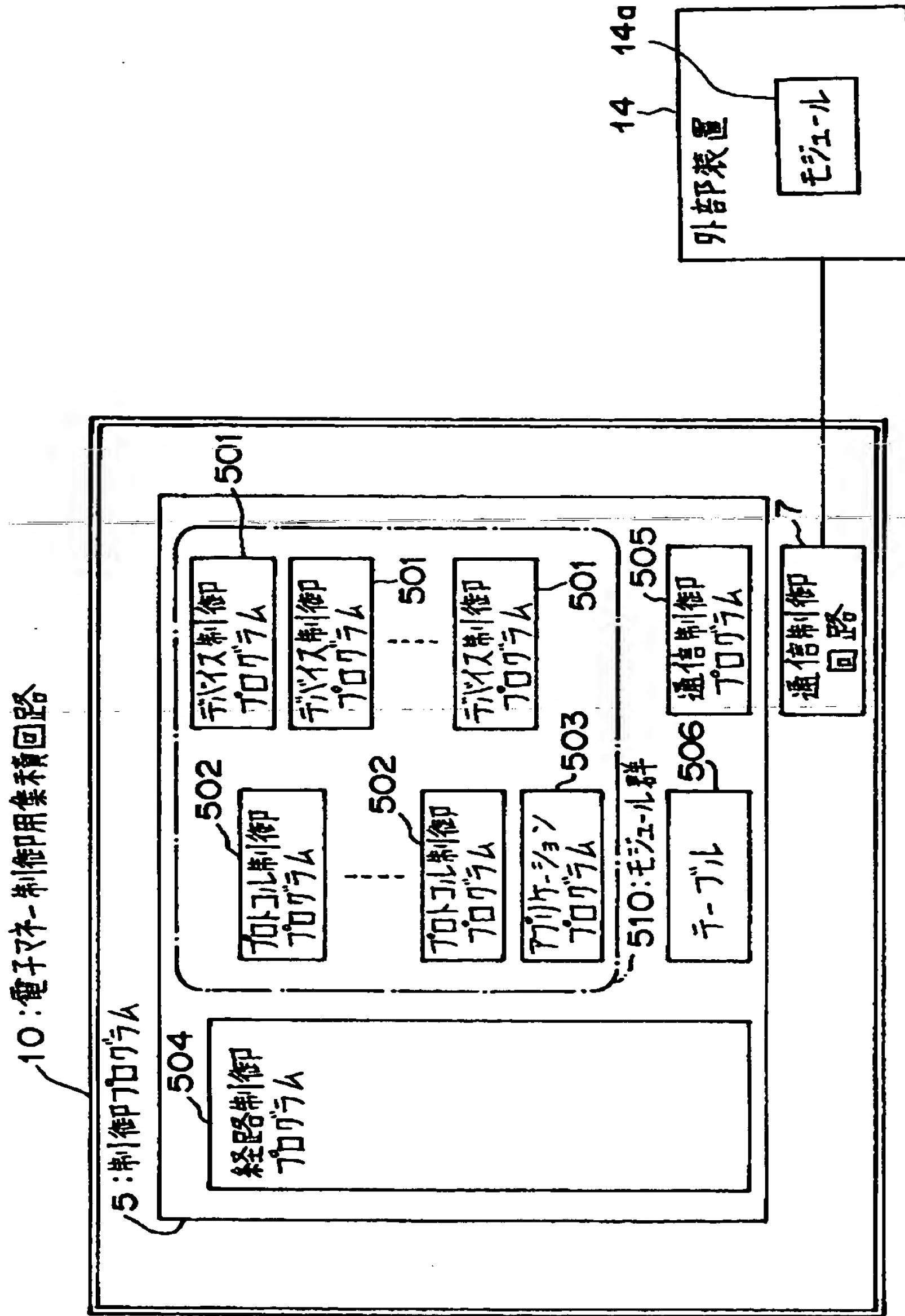
【図 6】



【図 7】

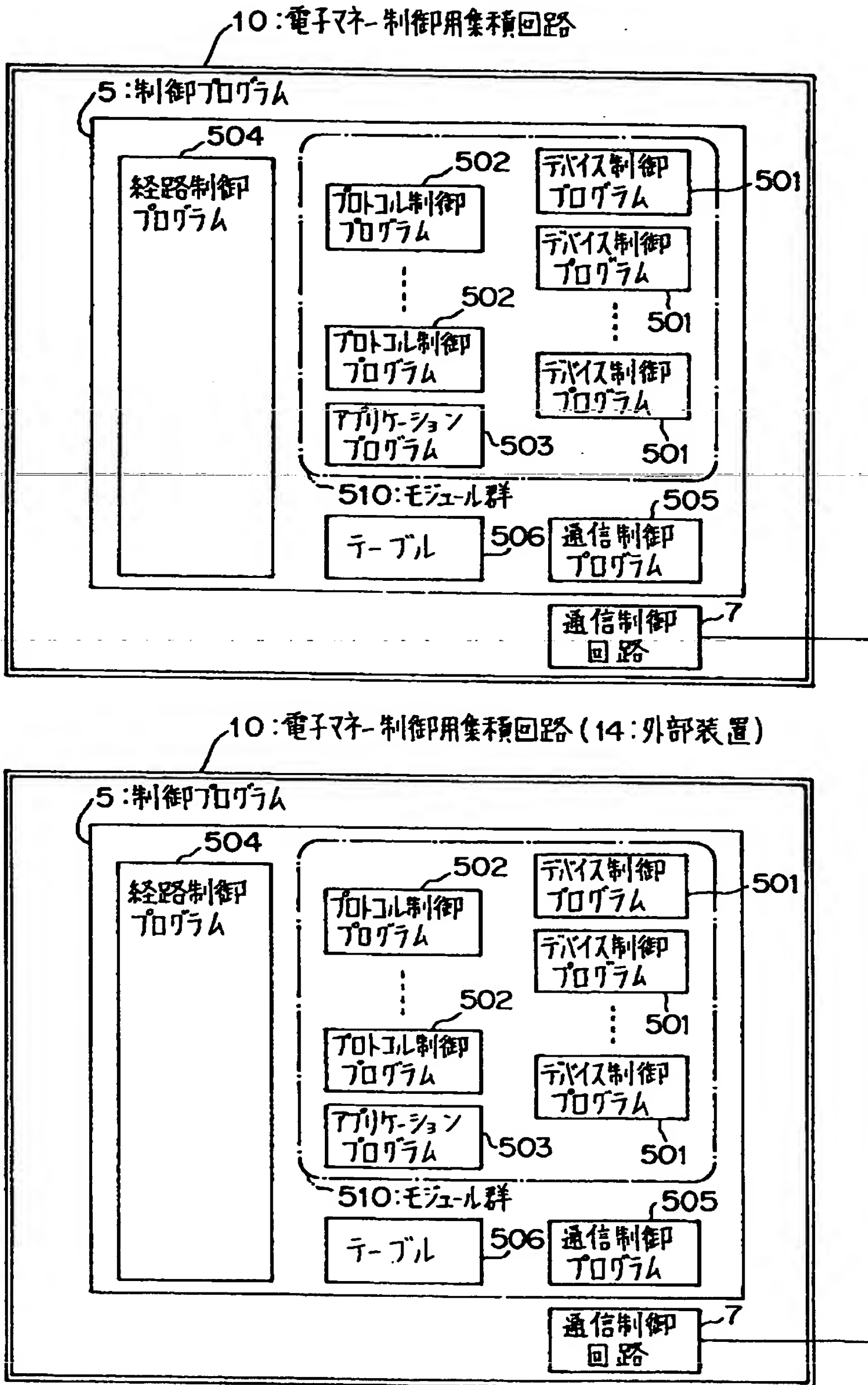


【図 8】

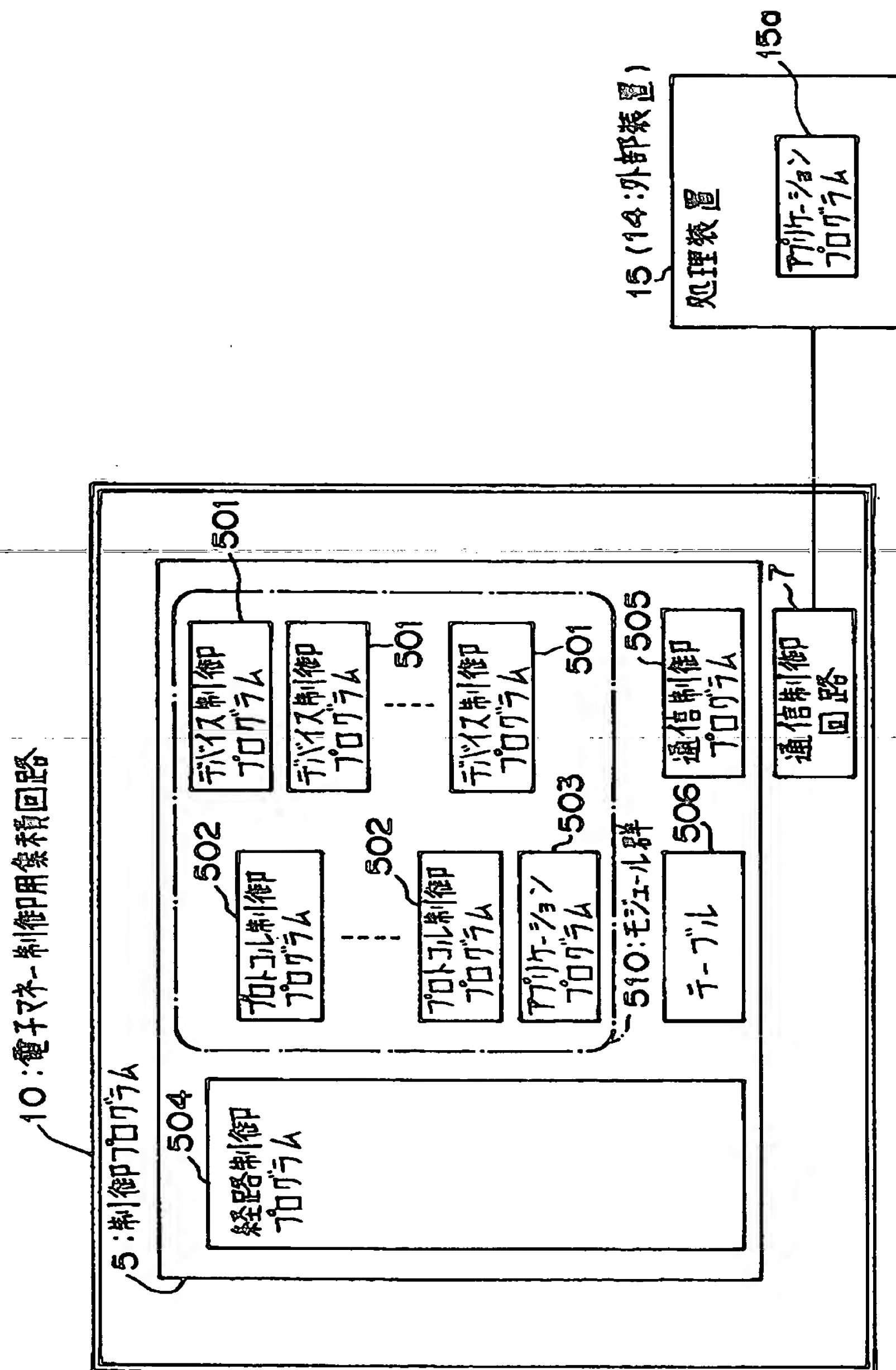




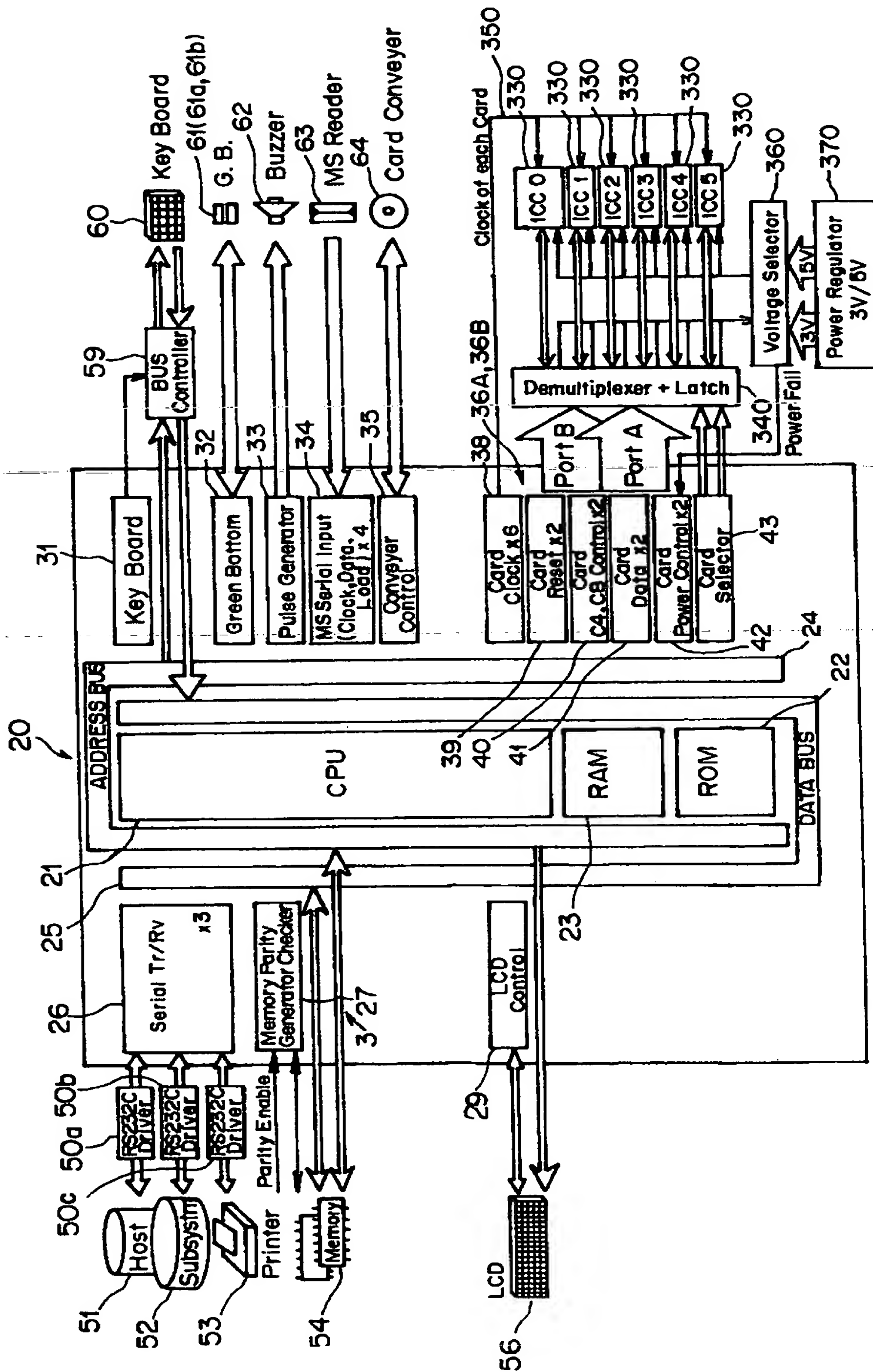
【図9】



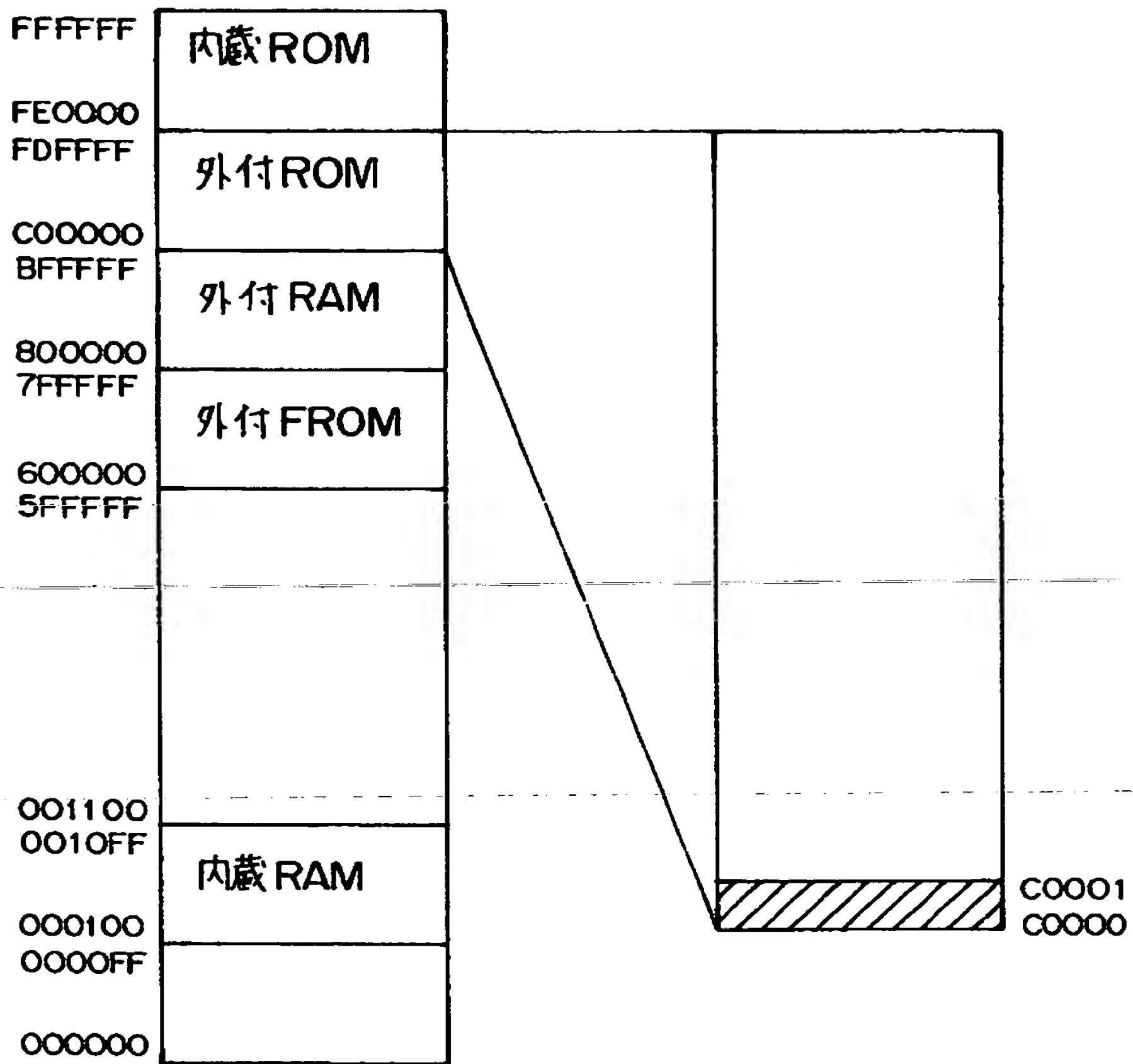
【図 10】



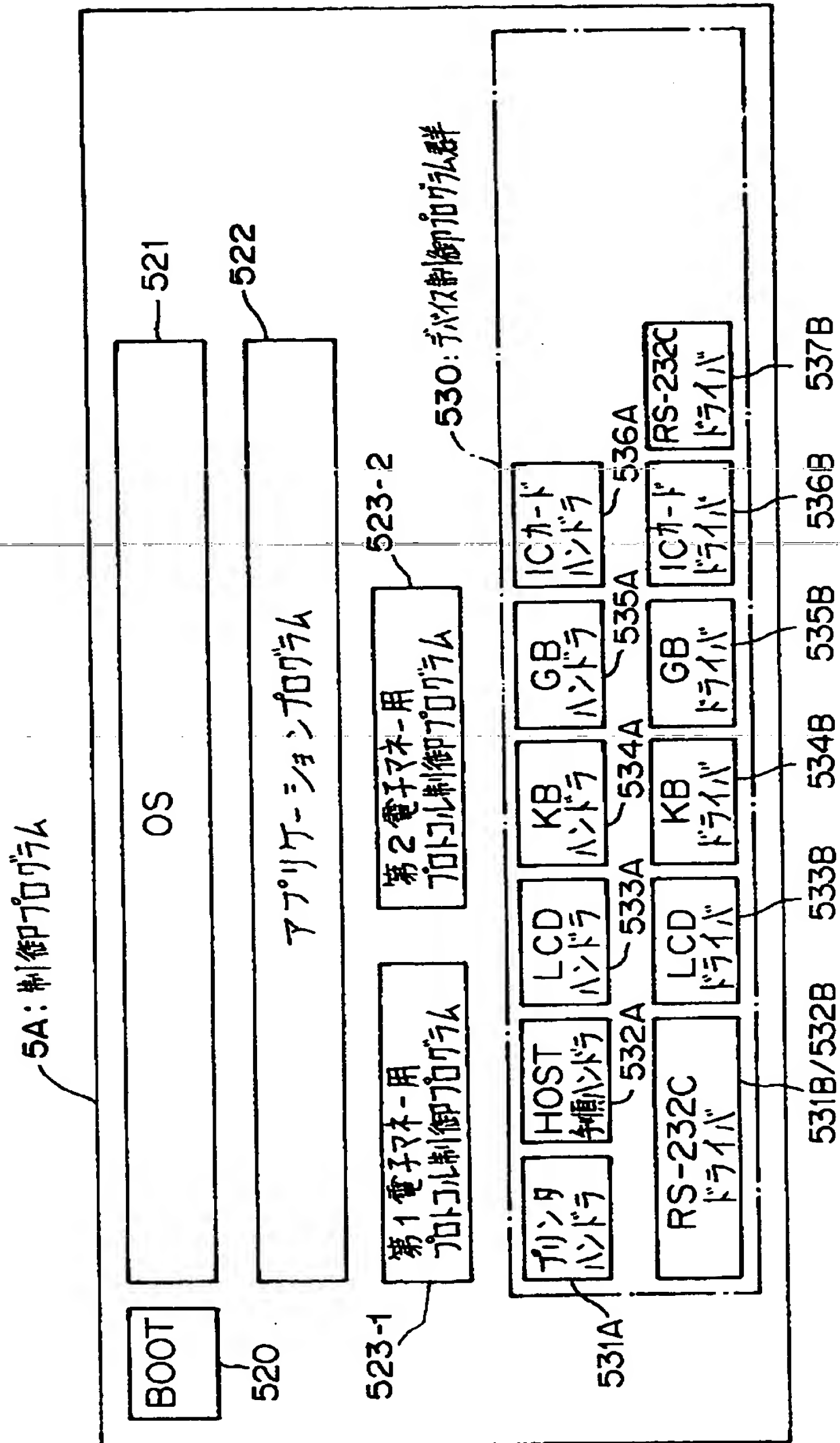
【図 1 1】



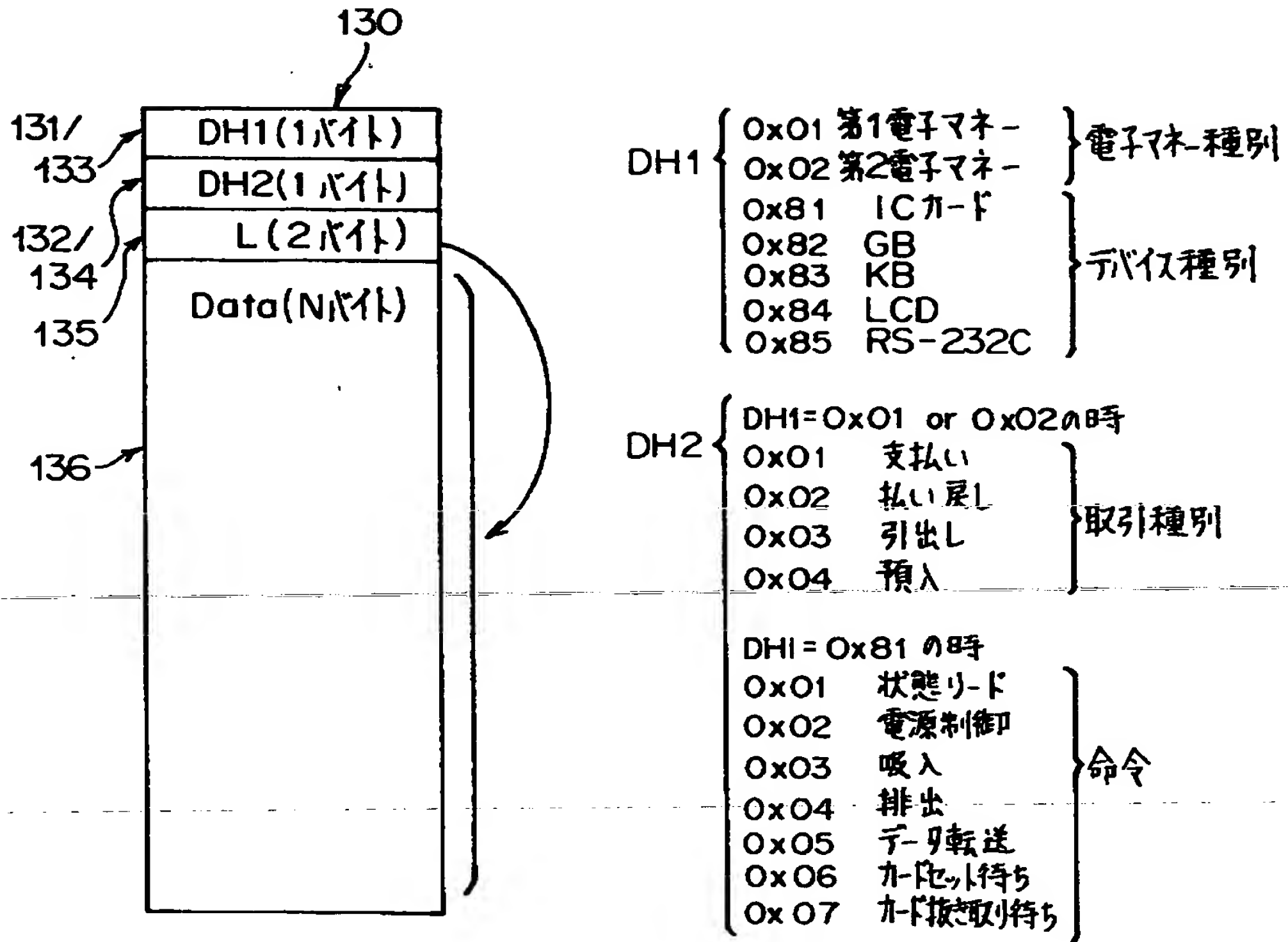
【図 1 2】



【図 13】

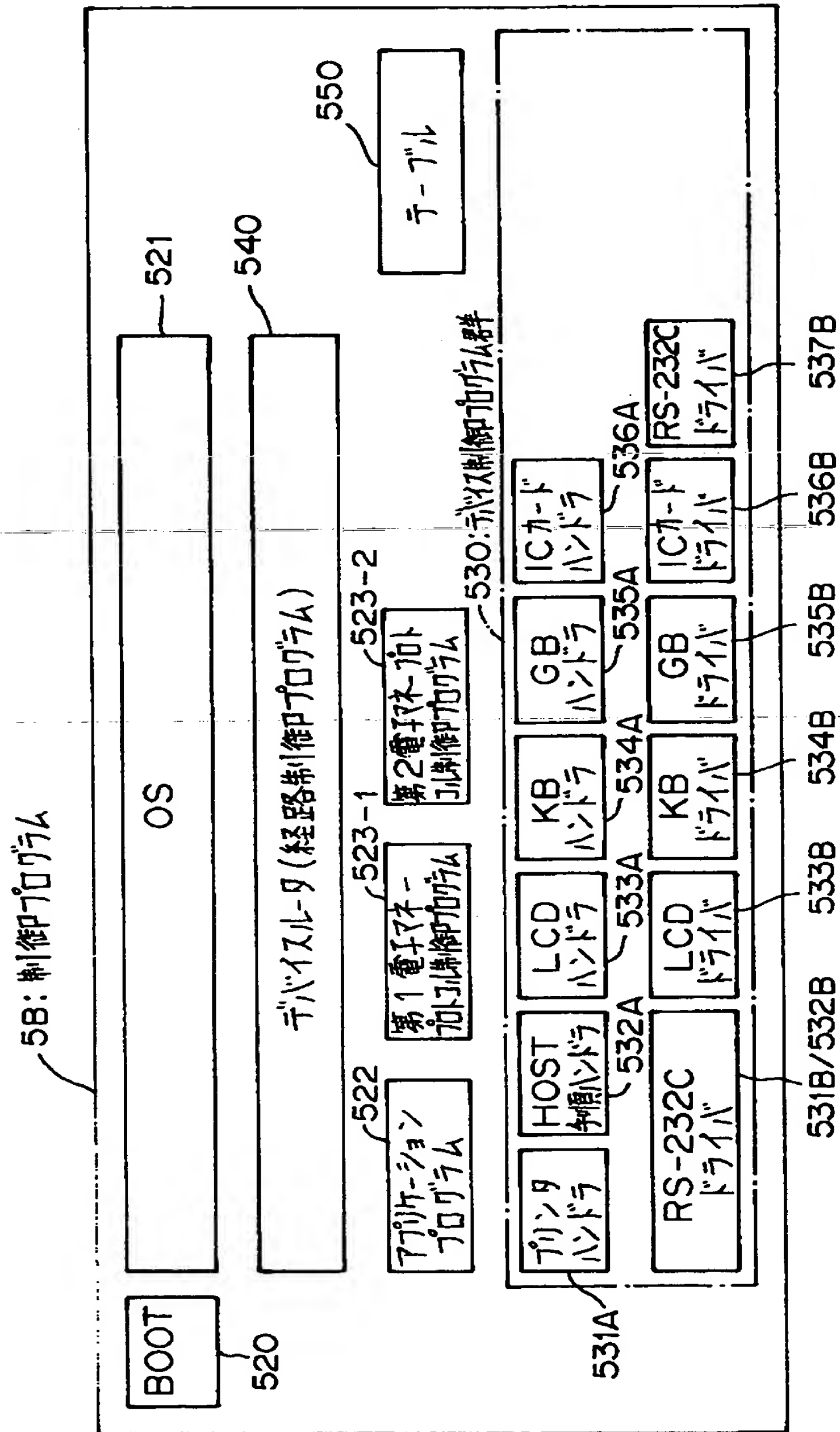


【図 1 4】





【図 15】



【図 1 6】

(a)

#90 ROOT  
 #01 IFD = #90 PORT = #1  
 #02 IFD = #01 PORT = #1  
 #03 IFD = #01 PORT = #2  
 #04 IFD = #02 PORT = #1  
 #05 IFD = #02 PORT = #2

550

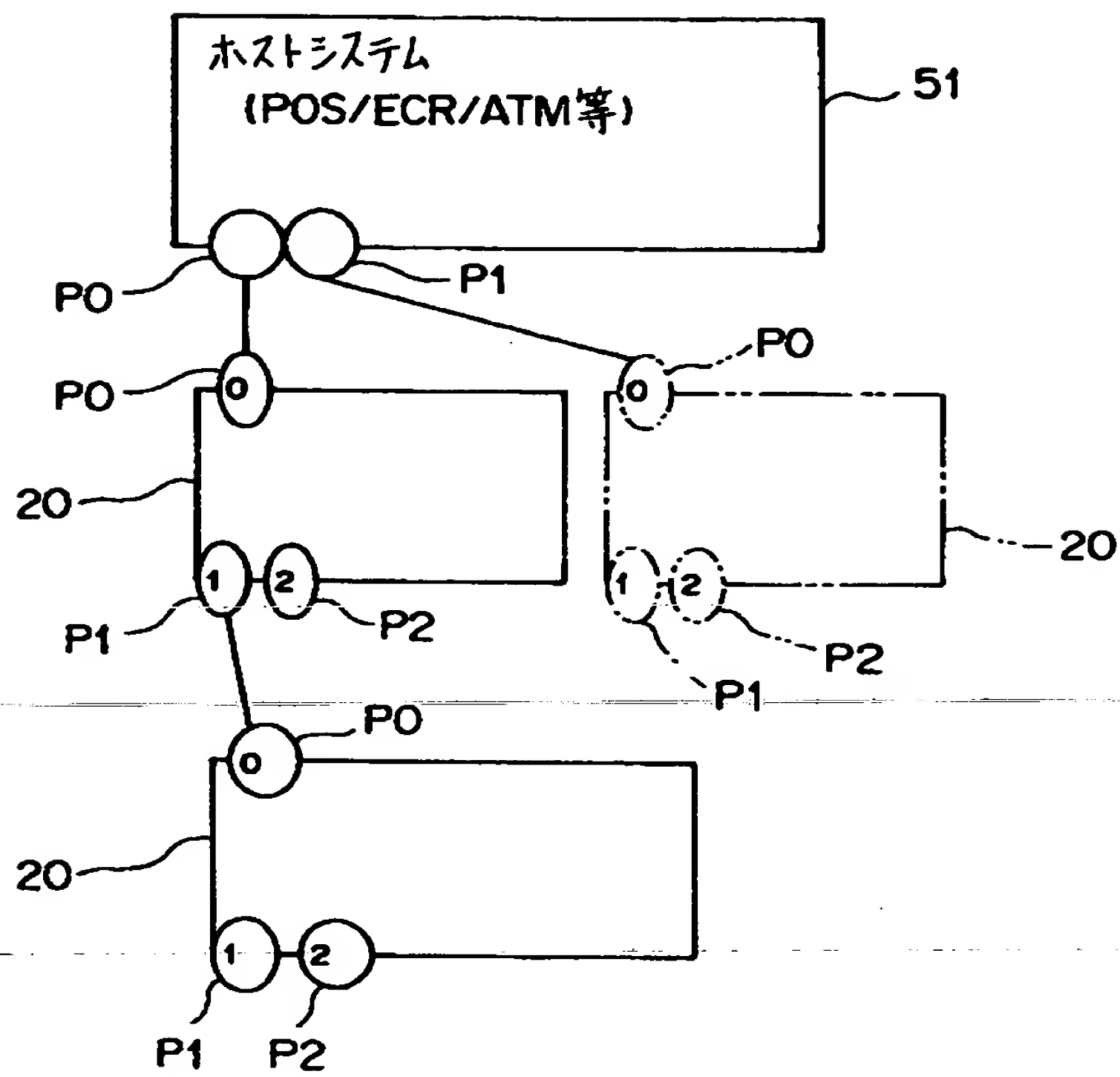
(b)

[DEVICE DEFINITION]

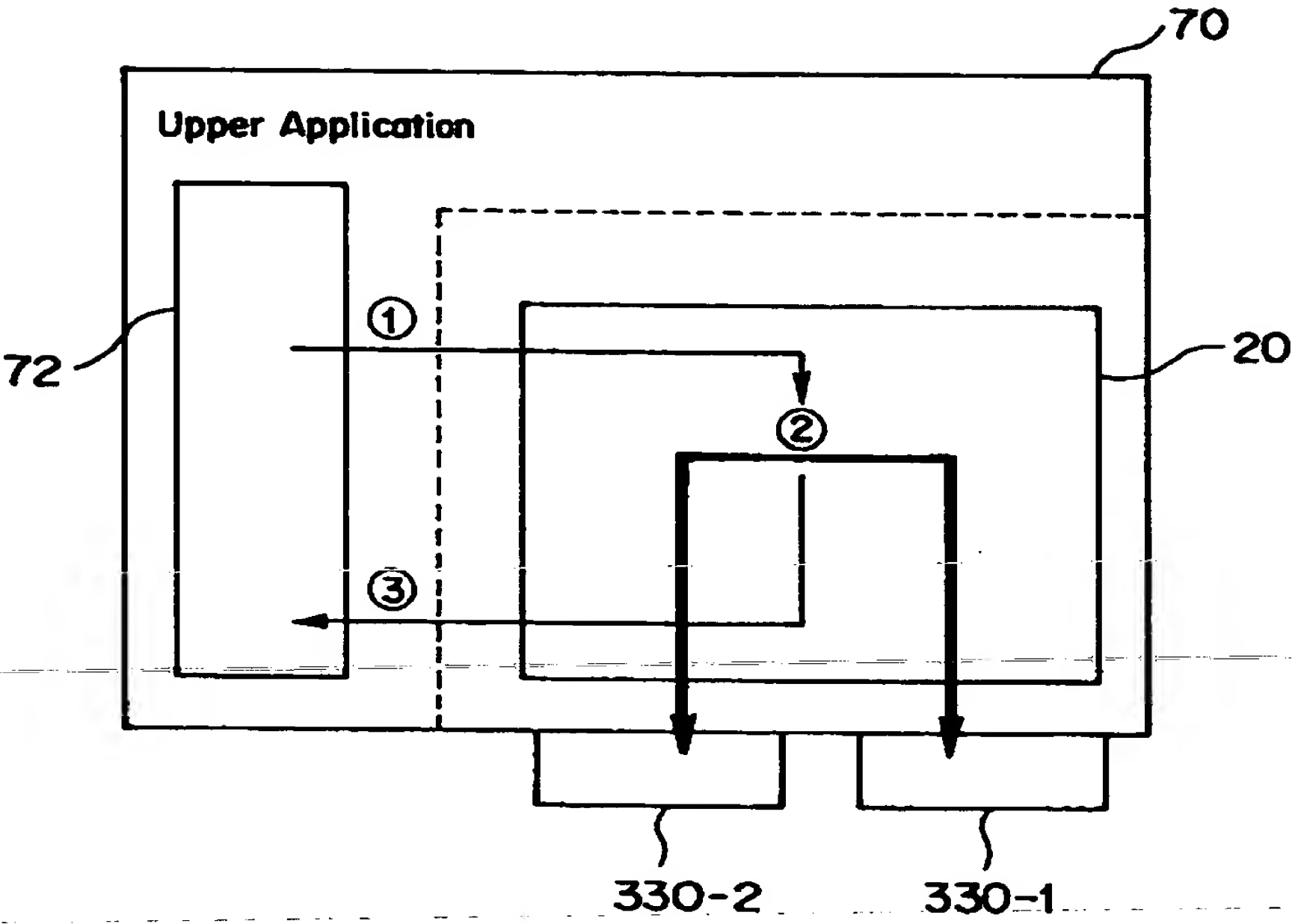
#01 IFD = #01  
 #02 IFD = #02 ICCRW01  
 #03 IFD = #02 ICCRW02  
 #20 IFD = #01 LCD  
 #21 IFD = #01 KEY

550

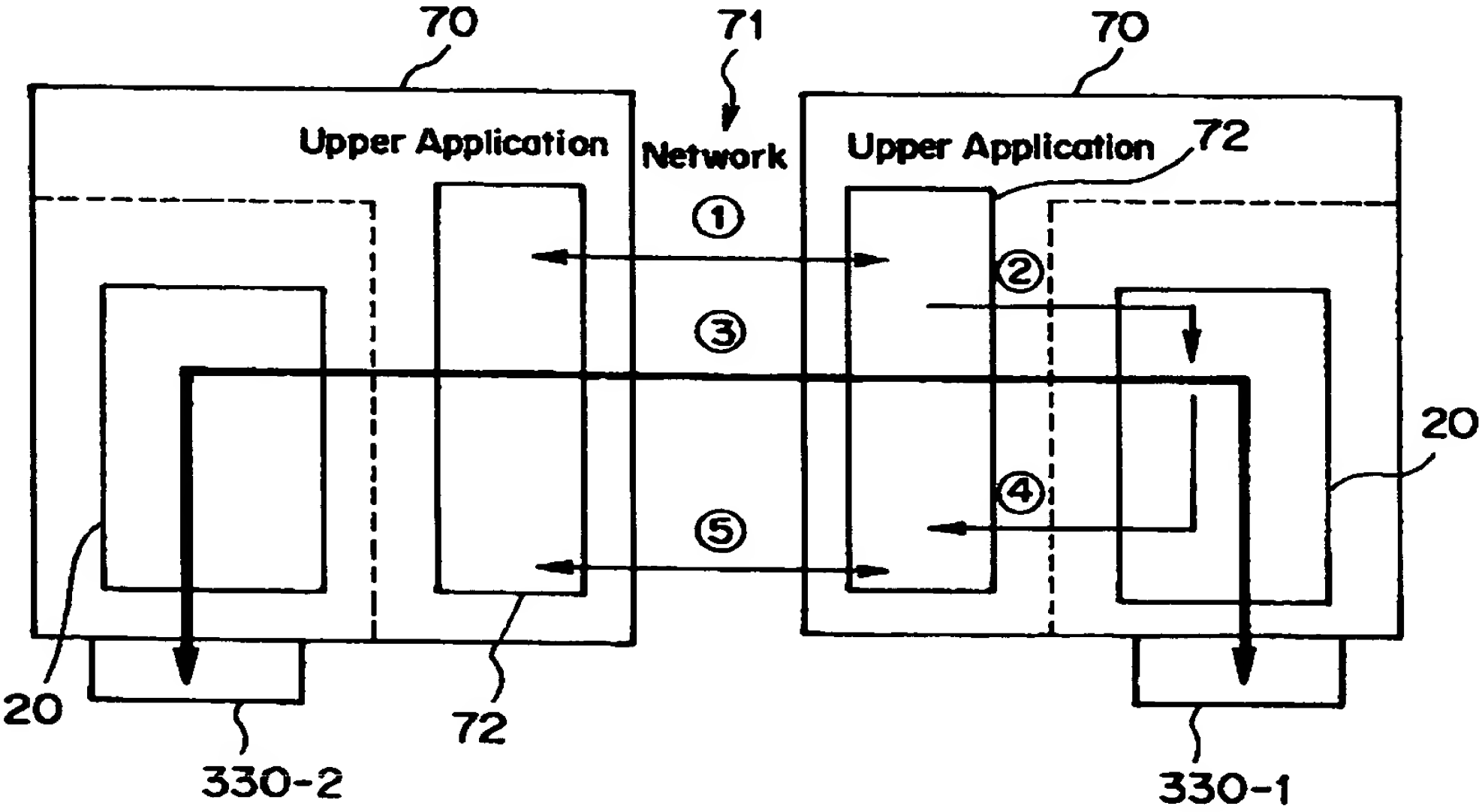
【図 17】



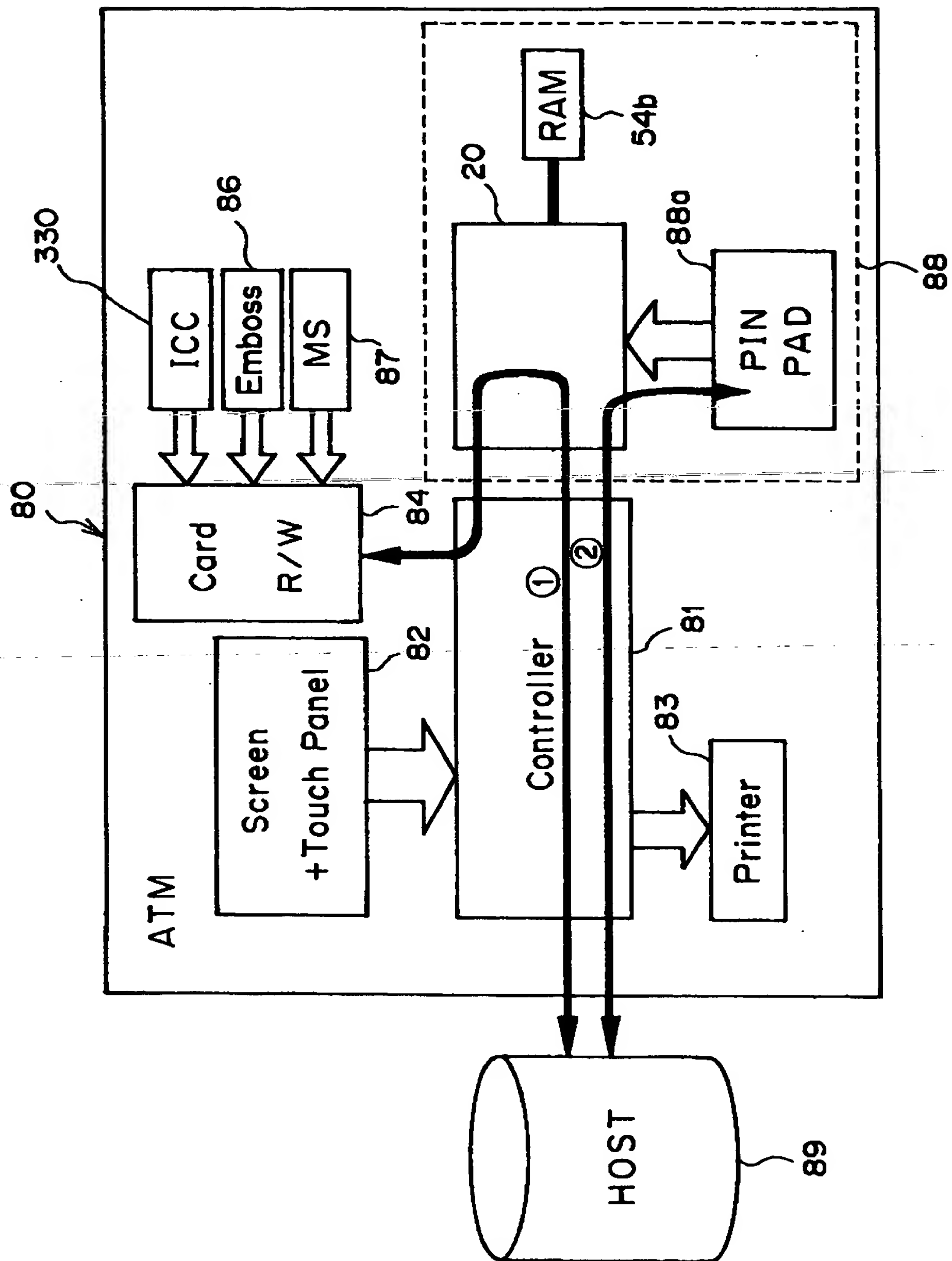
【図 1 8】



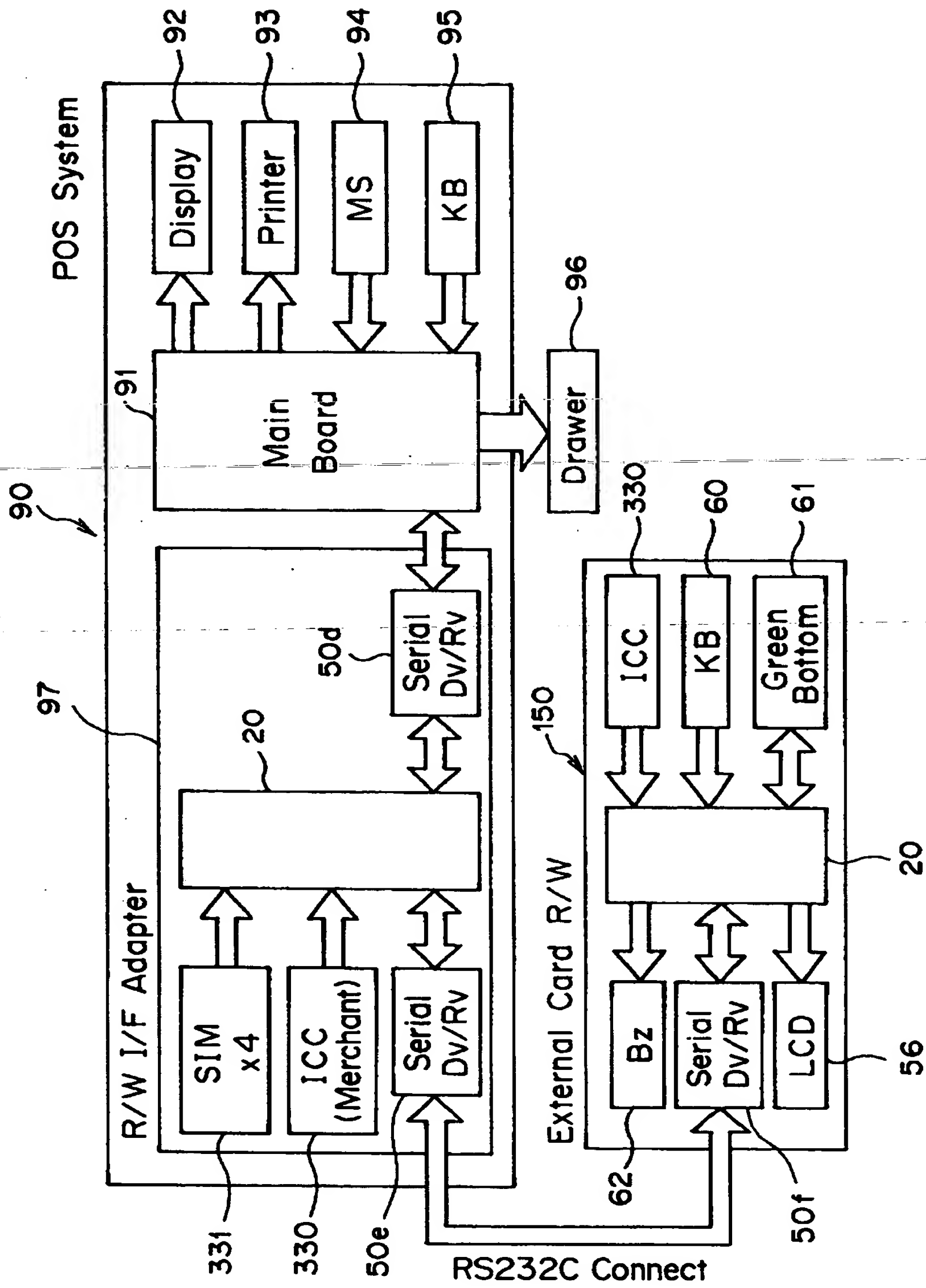
【図 1 9】



【図 20】

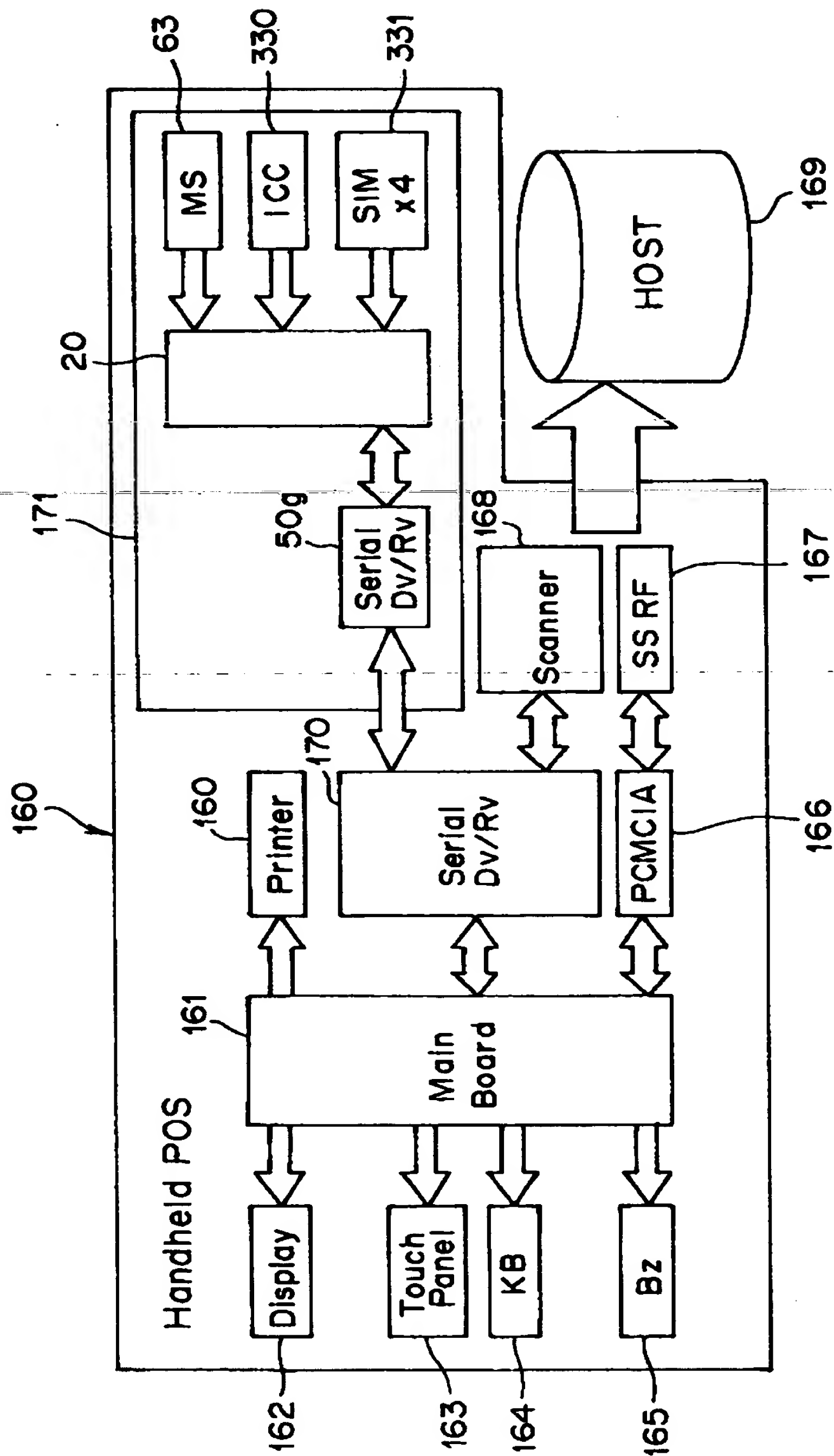


【図 21】

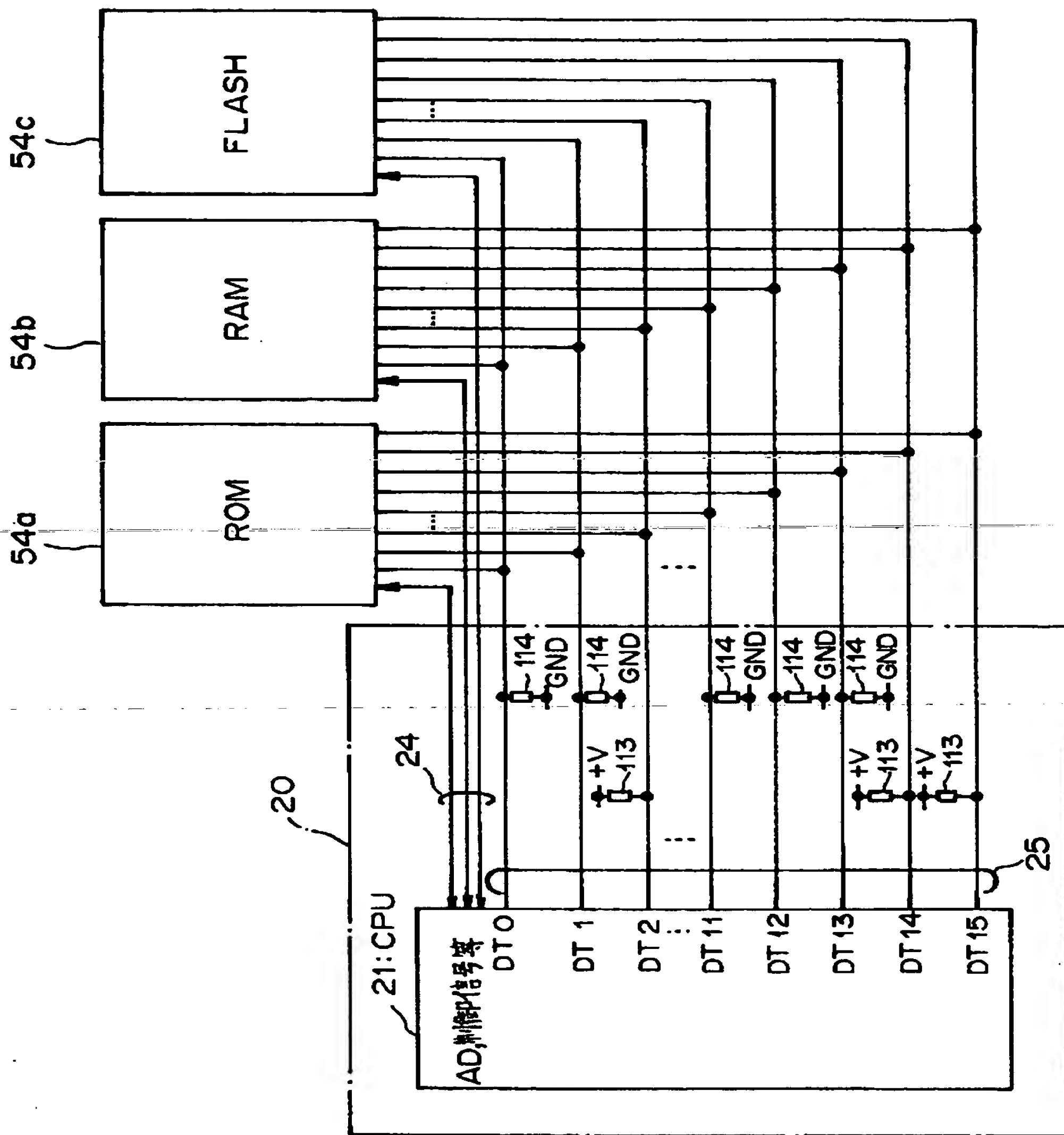




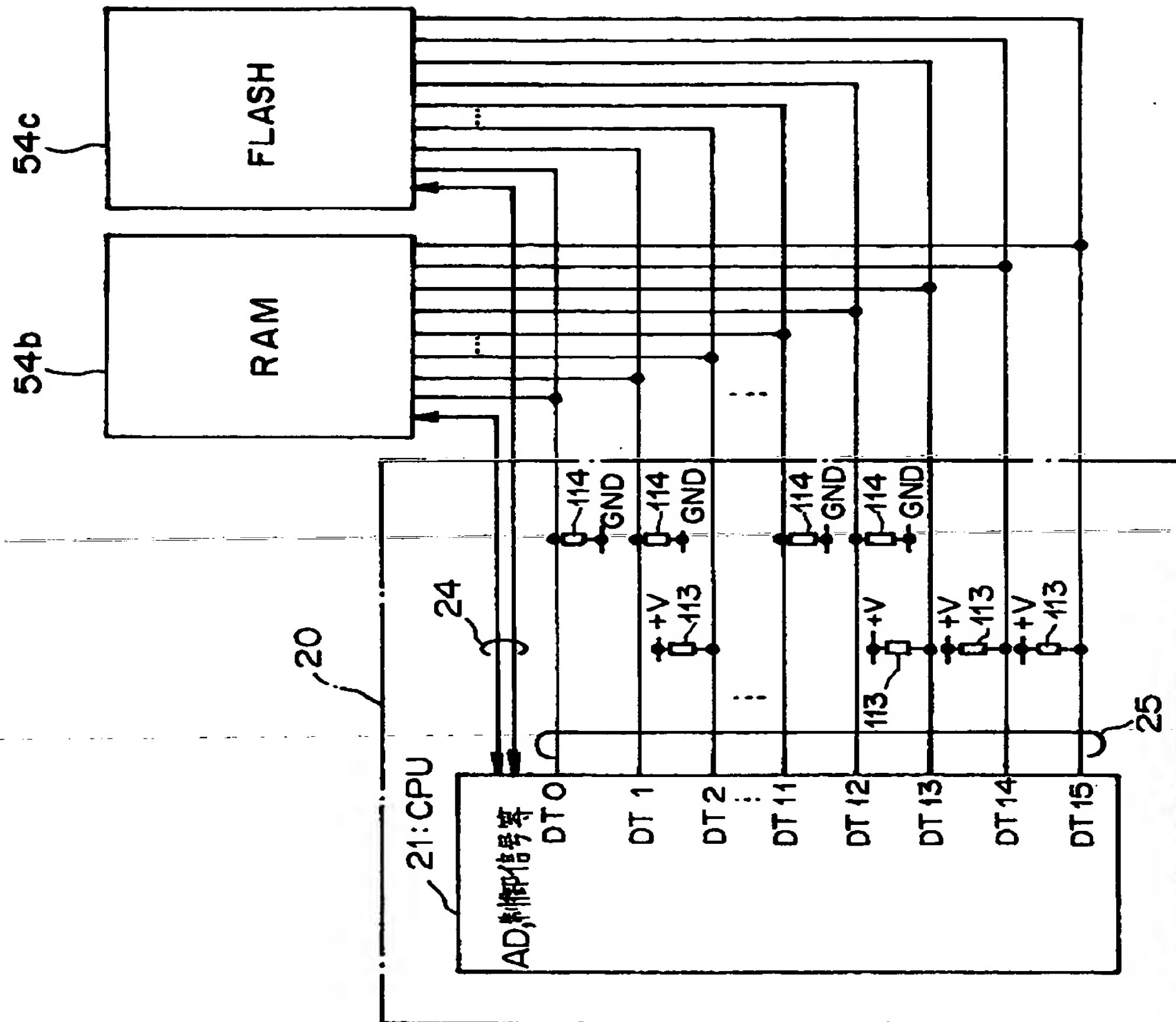
【図 2 2】



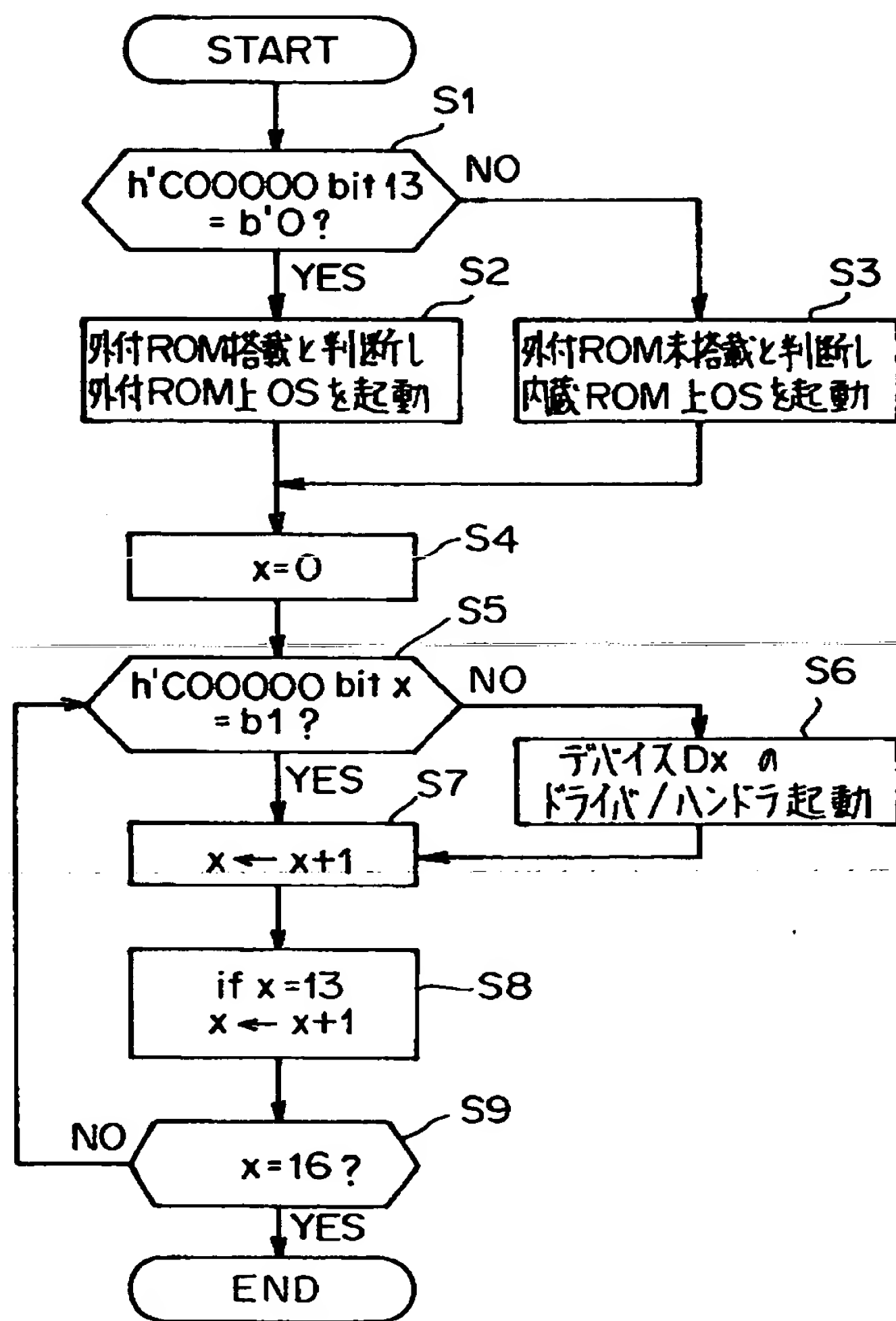
【図 2 3】



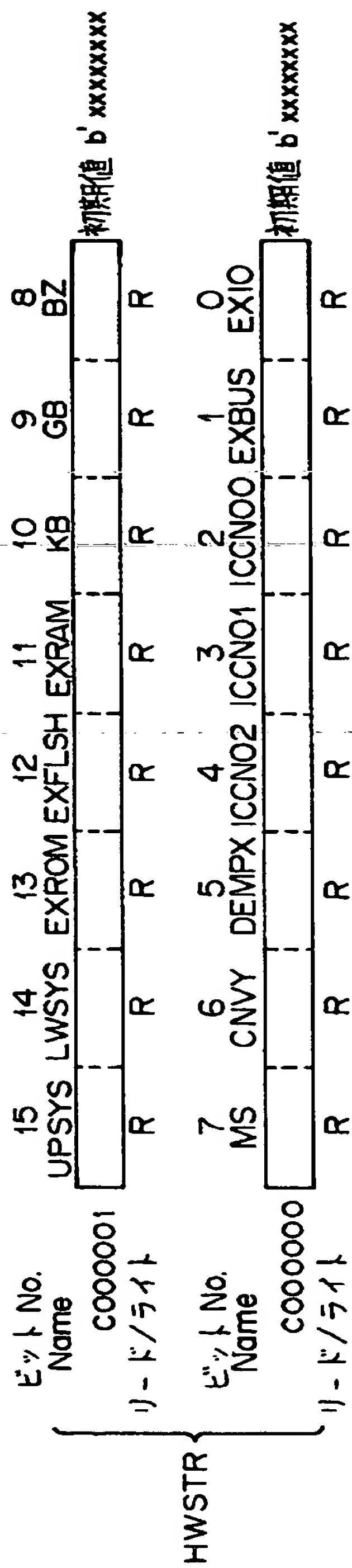
【図 24】



【図 25】



【図 2 6】



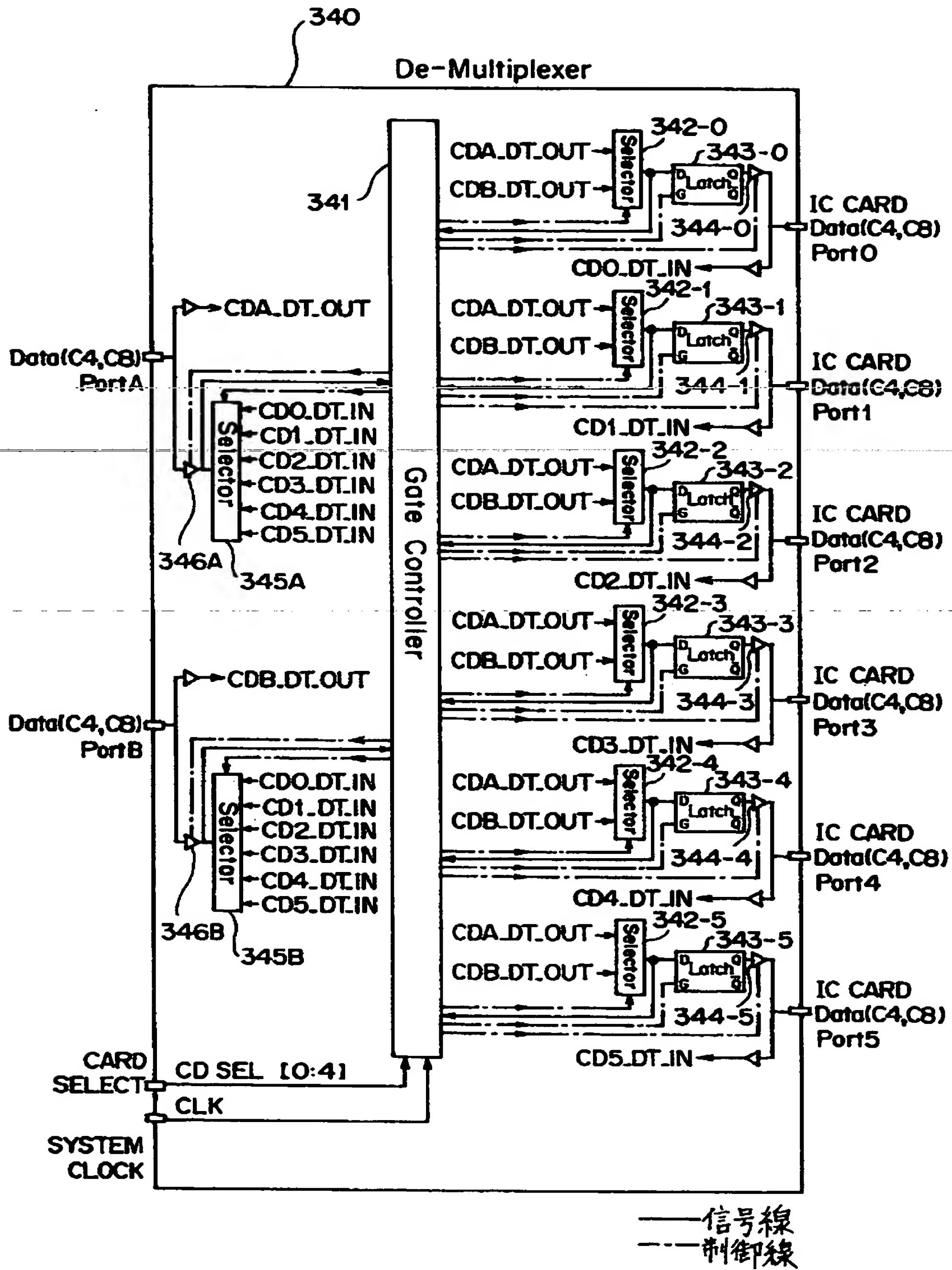
【図 2 7】

Bit no.	Name	装置名称	ビットの値	
			0	1
15	UPSYS	上位装置	接続	非接続
14	LWSYS	下位装置	接続	非接続
13	EXROM	外付ROM	接続	非接続
12	EXFLSH	外付FLASH	接続	非接続
11	EXRAM	外付RAM	接続	非接続
10	KB	キーボード	接続	非接続
9	GB	グリーンボタン	接続	非接続
8	BZ	ブザー	接続	非接続
7	MS	MS リーダー	接続	非接続
6	CNVY	搬送機	接続	非接続
5	DEMPX	カード切替器	接続	非接続
4	ICCNO2	ICカード接続枚数	図 28 参照	
3	ICCNO1			
2	ICCNO0			
1	EXBUS	拡張バス	接続	非接続
0	EXIO	拡張 I/O	接続	非接続

【図 2 8】

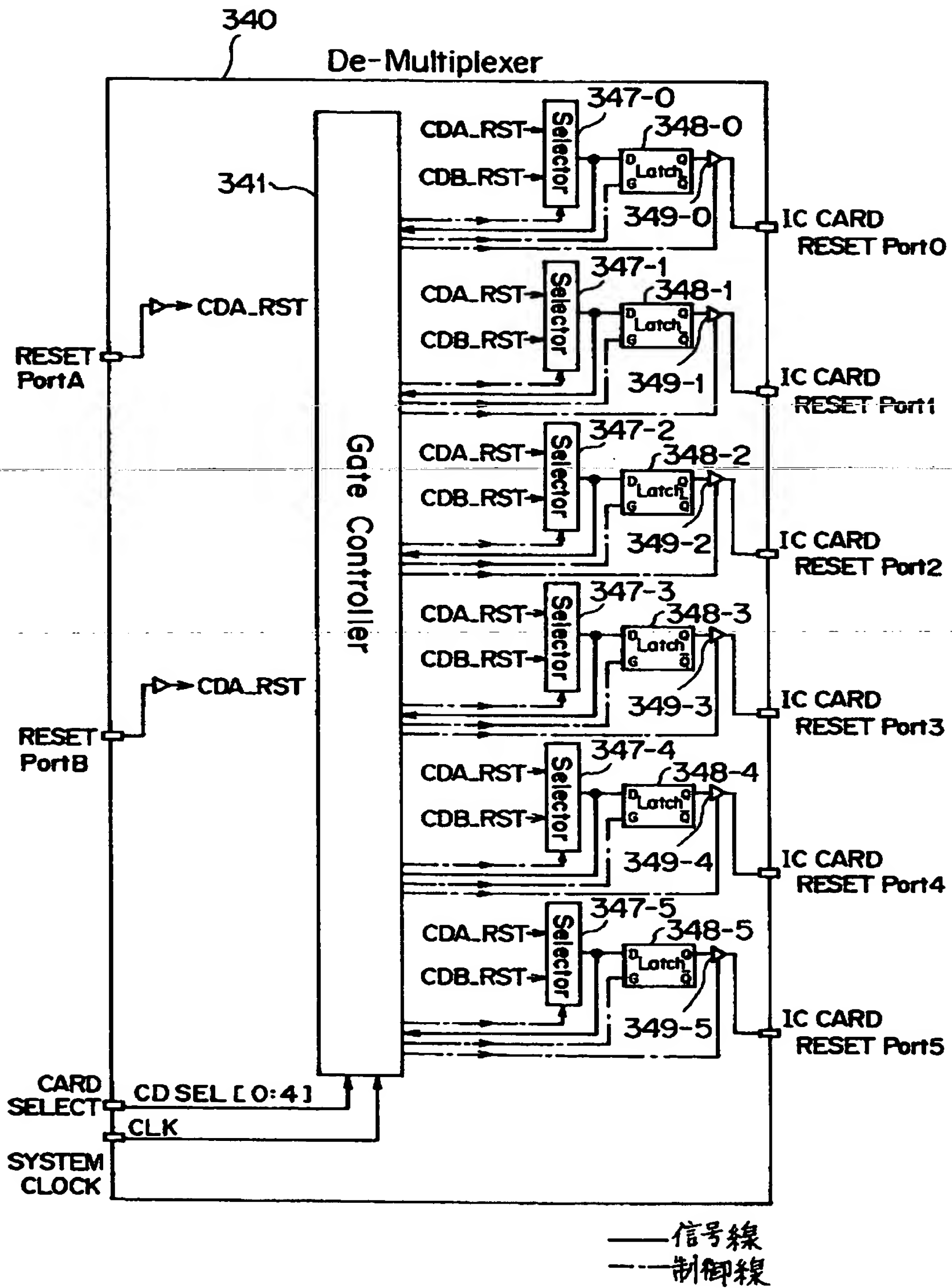
DEMPX	ICCNO2	ICCNO1	ICCNO0	IFD 接続カード枚数
×	0	0	0	0枚
×	0	0	1	1枚
×	0	1	0	2枚
0	0	1	1	3枚
0	1	0	0	4枚
0	1	0	1	5枚
0	1	1	0	6枚

【図 29】

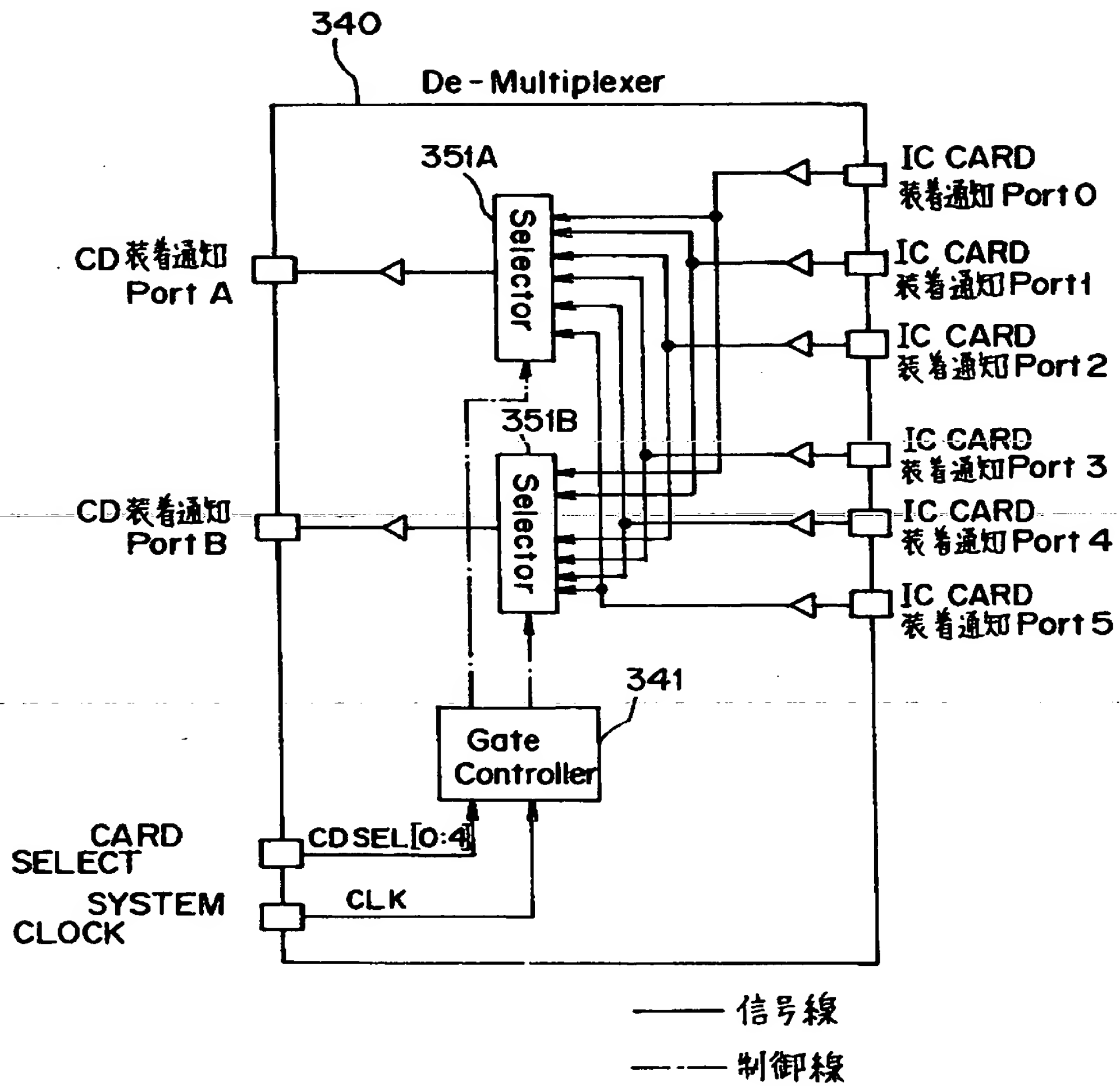




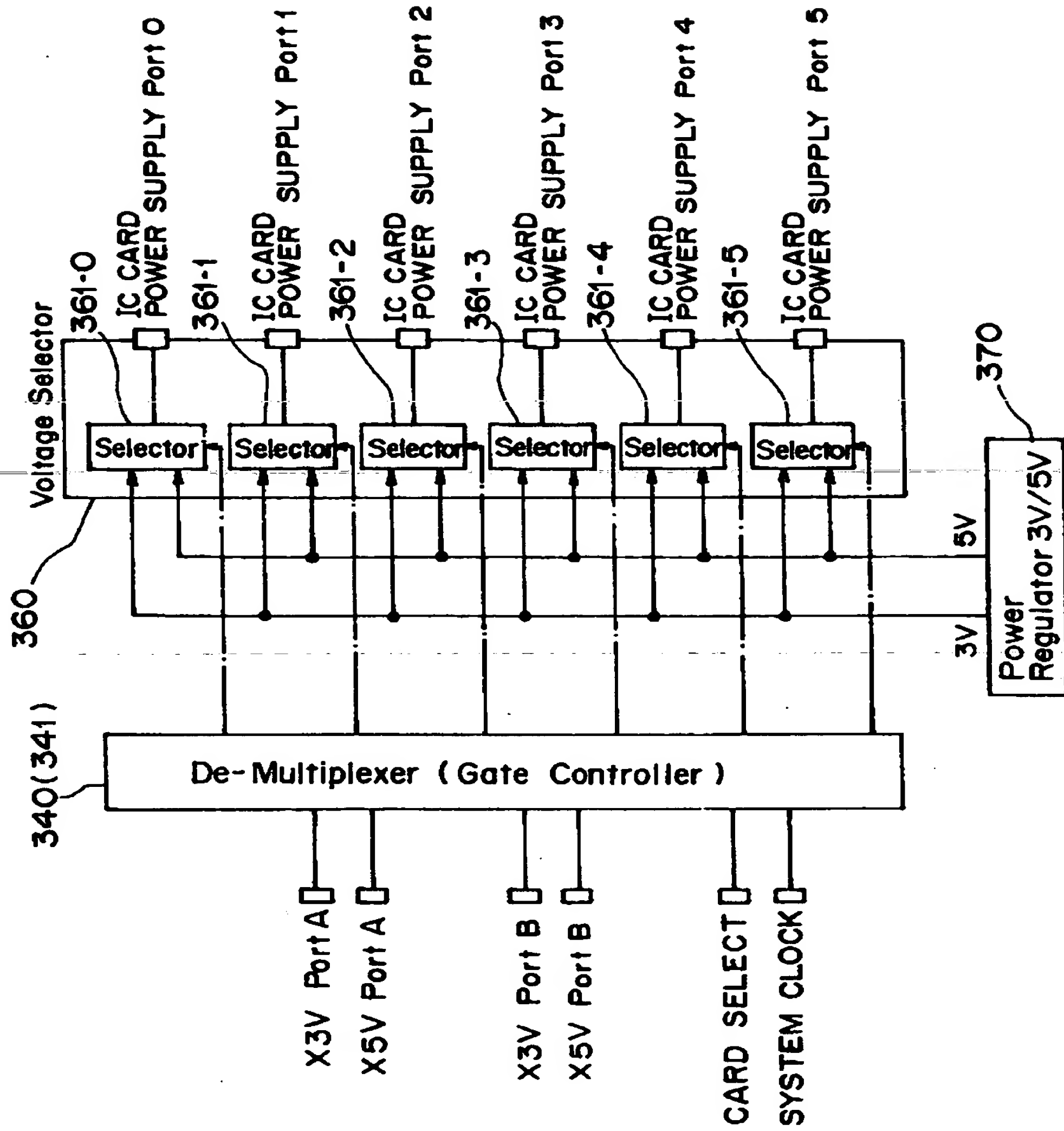
【図 30】



【図 31】



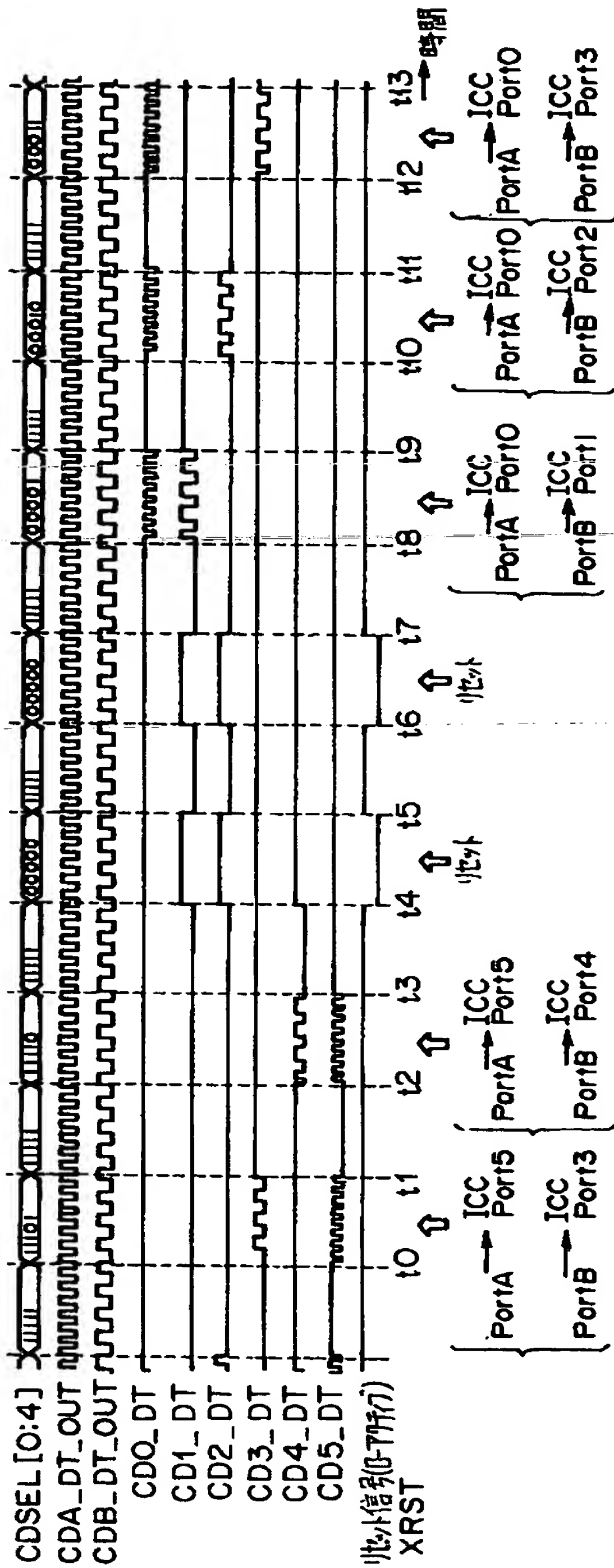
【図 3 2】



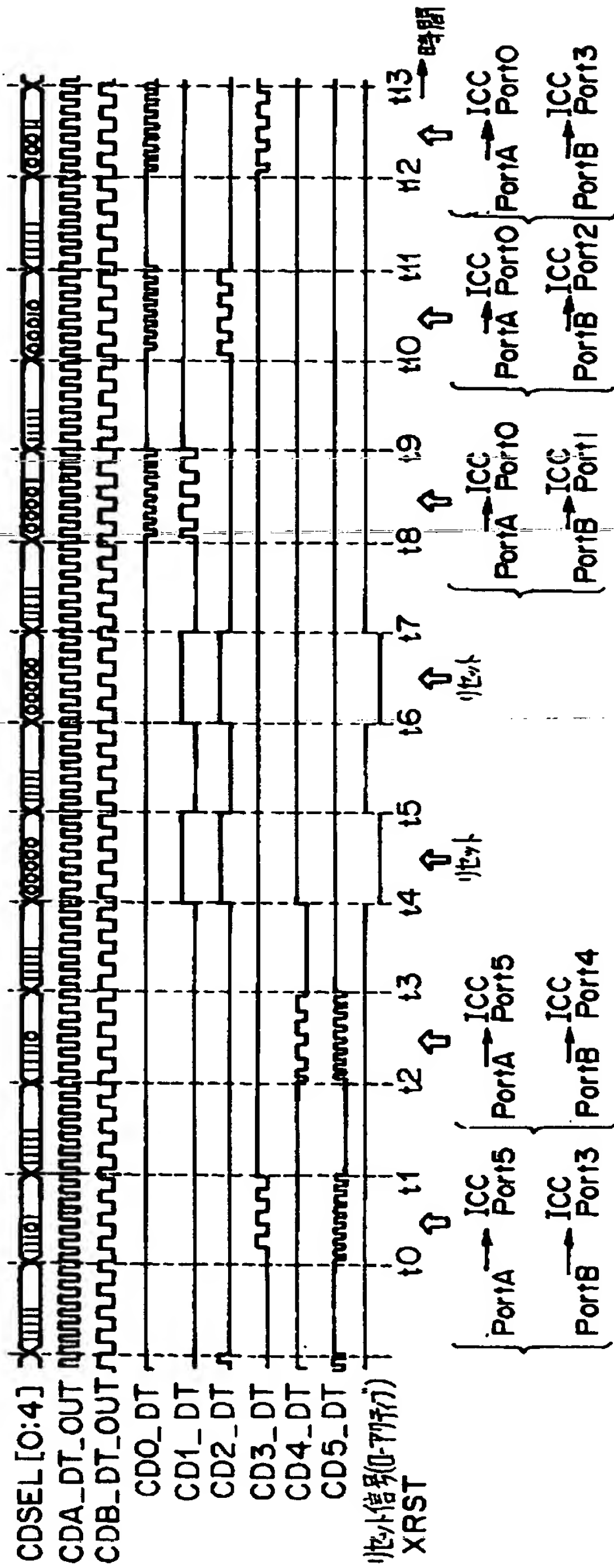
【図 33】

CDSEL4	CDSEL3	CDSEL2	CDSEL1	CDSEL0	PORT A	PORT B
0	0	0	0	0	デマルチプレクサリセット	
0	0	0	0	1	カード 0 選択	カード 1 選択
0	0	0	1	0	カード 0 選択	カード 2 選択
0	0	0	1	1	カード 0 選択	カード 3 選択
0	0	1	0	0	カード 0 選択	カード 4 選択
0	0	1	0	1	カード 0 選択	カード 5 選択
0	0	1	1	0	カード 1 選択	カード 0 選択
0	0	1	1	1	カード 1 選択	カード 2 選択
0	1	0	0	0	カード 1 選択	カード 3 選択
0	1	0	0	1	カード 1 選択	カード 4 選択
0	1	0	1	0	カード 1 選択	カード 5 選択
0	1	0	1	1	カード 2 選択	カード 0 選択
0	1	1	0	0	カード 2 選択	カード 1 選択
0	1	1	0	1	カード 2 選択	カード 3 選択
0	1	1	1	0	カード 2 選択	カード 4 選択
0	1	1	1	1	カード 2 選択	カード 5 選択
1	0	0	0	0	カード 3 選択	カード 0 選択
1	0	0	0	1	カード 3 選択	カード 1 選択
1	0	0	1	0	カード 3 選択	カード 2 選択
1	0	0	1	1	カード 3 選択	カード 4 選択
1	0	1	0	0	カード 3 選択	カード 5 選択
1	0	1	0	1	カード 4 選択	カード 0 選択
1	0	1	1	0	カード 4 選択	カード 1 選択
1	0	1	1	1	カード 4 選択	カード 2 選択
1	1	0	0	0	カード 4 選択	カード 3 選択
1	1	0	0	1	カード 4 選択	カード 5 選択
1	1	0	1	0	カード 5 選択	カード 0 選択
1	1	0	1	1	カード 5 選択	カード 1 選択
1	1	1	0	0	カード 5 選択	カード 2 選択
1	1	1	0	1	カード 5 選択	カード 3 選択
1	1	1	1	0	カード 5 選択	カード 4 選択
1	1	1	1	1	全出力ラッチ	

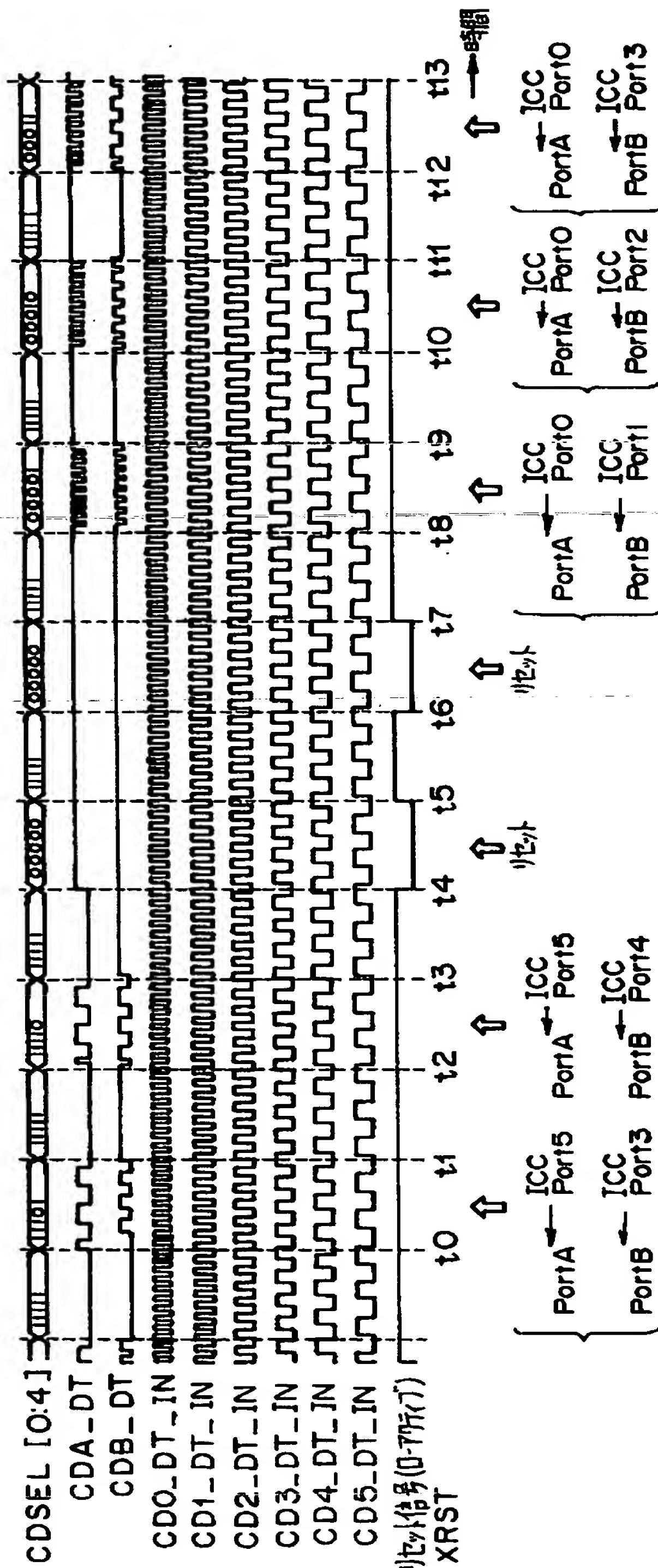
【図 34】



【図 3 5】



【図 3 6】





【書類名】 要約書

【要約】

【課題】 可搬型媒体と通信してデータのやり取りを行なうために必要なハードウェアや制御プログラムを一つのチップ上に集積し、そのチップを各種装置で共通利用できるようにして、各種装置の設計・開発工数や認定機関等による認定工数を削減するとともに、信頼性の向上および高いセキュリティ性能を実現する。

【解決手段】 複数の異なる方式の電子マネー用プロトコルに対応して作成された制御プログラム 5 を格納した記憶部 2 と、この記憶部 2 に格納された制御プログラム 5 を実行することにより複数の異なる方式の電子マネーの取扱を制御する処理部 1 と、外部処理部もしくは外部記憶部の少なくとも一方を含む外部回路に接続されこの外部回路と処理部 1 との間のインタフェース機能を果たすインタフェース回路 3 とを一つのチップ 4 上に集積して、電子マネー制御用集積回路 1 0 を構成する。

【選択図】 図 1

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】  
【識別番号】 000005223  
【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号  
【氏名又は名称】 富士通株式会社  
【代理人】 申請人  
【識別番号】 100092978  
【住所又は居所】 東京都武蔵野市吉祥寺本町1丁目10番31号 吉  
祥寺広瀬ビル8階 真田特許事務所  
【氏名又は名称】 真田 有

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社